Arquitectura de um Sistema PC

Autores: Carlos Silva, João Constantino

Data: 20/12/2003

Índice

Indíce de Figuras 2
Arquitectura do Computador 4
Arquitectura do Computador 4
Objectivos 4
Introdução 4
A arquitectura de computador tem 3 objectivos fundamentais: 6
Vectores evolutivos 7
Barramento 9
Tipos de Barramento 9
Pedidos de Interrupção 12
Acesso Directo a Memória 12
Evolução histórica 13
Termos e Expressões 19
Alguns exemplos de Arquitectura típicos: 25
Placa Principal – Motherboard 26
Componentes constituintes 29
Chipset 30
Controlador de Memória 32
Real-time clock 33
Keyboard and mouse controller 33
Secondary Cache Controller 33
"Layers" of Cache ..... **Erro! Marcador não definido.**
Controlador DMA 33
IHA (Northbridge/Southbridge vs. Intel Hub Architecture) 35
Factor Forma (Form Factor) 38
Outros componentes de uma Motherboard 42
Unidade de Processamento Central – CPU 45
Os componentes principais do Processador 46
O Pentium 48
Pentium IV 49
Memórias RAM e SRAM 51
Memórias 51
Memória Principal 52
Memória Cache 52
Primary cache (L1 cache, level one cache) 53
Secondary cache ("Second level cache", "level two cache", "L2 cache") 53
Memória (asynchronous) 53
MEMÓRIA (synchronous) 57
Memórias ROM and Static 60

Índice de Figuras

Figura 1-Organização de um computador digital convencional. C–Controlo, D–Dados, R-Resultados, I – Instruções 4
Figura 2- Dispositivos externos comuns em computadores pessoais 9
Figura 3- Esquema de barramento local e de E/S 10

Figura 4-Esquema de barramento local, interno e externo 11
Figura 5-Caracteristicas de barramentos..... 12
Figura 6-Esquema de barramento único aplicado no IBM PC-XT (ISA-XT) 13
Figura 7-Esquema de barramento E/S e CPU assíncrono (ISA AT) 14
Figura 8-Esquema de barramento integrado VLB (síncrono) e ISA(assíncrono)..... 16
Figura 9-Esquema de barramento E/S e CPU assíncrono (ISA AT) 17
Figura 10-Diversos tipos de barramentos de E/S e suas carcaterísticas 19
Figura 11-Esquema de barramento com partilha de IRQ's 21
Figura 12-Esquema de slots para três normas de barramentos..... 23
Figura 13-Esquema de conectores para várias normas de barramentos..... 23
Figura 14-Exemplos de arquitectura 25
Figura 15-Anatomia de uma Motherboard 26
Figura 16-SiS chipset único 34
Figura 17-Arquitectura Northbridge/Southbridge..... 34
Figura 18-Chipset – Quadro Comparativo (chipsets antigos) 36
Figura 19-Chipset – Quadro Comparativo (chipsets recentes)..... 37
Figura 20- Formato Baby AT (BAT) 38
Figura 21- Formato LPX..... 39
Figura 22 - Formato ATX 39
Figura 23 - Formato NLX 40
Figura 24 - Formato Micro-ATX 40
Figura 25-Comparação de tamanhos entre os diversos formatos..... 41
Figura 26-CPU..... 45
Figura 27-Arquitectura básica de um processador Pentium 46
Figura 28-Pentium IV 49
Figura 29-Acesso a célula de memória por linha e coluna. 54
Figura 30-Acesso em modo página..... 55
Figura 31-Fast Page Mode..... 55
Figura 32-EDO 56
Figura 33-SIMM..... 56
Figura 34-SIMM..... 57
Figura 35-DRAM 58
Figura 36-(a) EPROM, onde pode-se ver a janela para irradiação ultravioleta. (b) Apagador de EPROM. 61

Arquitectura do Computador

Objectivos

- Compreender os conceitos de arquitectura de computador e barramento;
- Compreender as diferenças entre estes elementos;
- Compreender os desafios que se colocam a estes elementos;
- Conhecer as mais importantes normas de barramentos;
- Conhecer os mais importantes termos associados a este domínio.

Introdução

Os computadores digitais sequenciais (aqueles que executam uma instrução de cada vez) seguem ainda hoje a arquitectura introduzida pelo matemática John Von Neumann em 1944. As unidades básicas definidas por Von Neumann para o computador digital convencional são as que são apresentadas na figura seguinte.

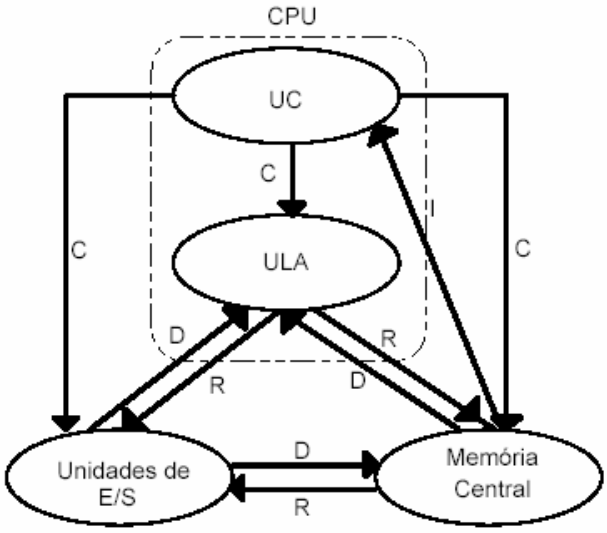


Figura 1-Organização de um computador digital convencional. C–Controlo, D–Dados, R-Resultados, I – Instruções

Como pode ser observado os elementos da arquitectura são: unidades de entrada e saída, memória central e unidade de controlo (CU – Control Unit) e a unidade lógica e aritmética (ALU – Arithmetic and Logical Unit), que em conjunto constituem a Unidade Central de Processamento (CPU – Central Processing Unit)

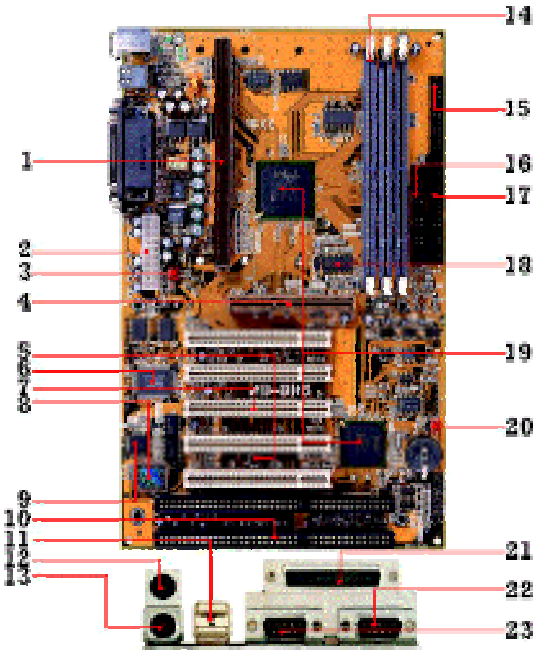
A memória central constitui o elemento da arquitectura onde são armazenados os programas que estipulam ao computador as tarefas elementares a efectuar e a ordem pela qual devem ser realizadas, os dados sobre os quais as tarefas elementares são efectuadas e os resultados das operações realizadas sobre os dados.
A unidade de processamento central é composta pela unidade lógica e aritmética, onde se realizam todas as operações lógicas (por exemplo a

comparação entre valores numéricos) e aritméticas (somas, multiplicações, etc.) elementares estipuladas pelos programas, e pela unidade de controlo, unidade que controla todo o funcionamento do computador. Esta unidade é responsável pela extracção da memória central das instruções do programa, tendo ainda a seu cargo a respectiva descodificação, com base na qual distribui e gere as tarefas necessárias à sua realização pelas restantes unidades da CPU.

A terceira unidade do modelo de Von Neumann é a unidade de entrada e saída. Esta unidade estabelece a ponte entre o computador e o mundo exterior, permitindo que diversos periféricos (teclado, rato, discos, placas multimédia, ecrã, etc.) sejam ligados e possam comunicar com o sistema central.
Neste estudo faremos uma descrição (ou especificação das competências) dos diversos componentes do computador, a forma como se interligam, comunicam e se coordenam os diversos recursos.

Torna-se importante introduzir aqui os conceitos de motherboard e chipset: quando nos referimos aos termos ***chipset*** ou ***motherboard*** estamo-nos a referir especificamente à arquitectura do computador. No entanto:

- A utilização do termo *chipset* é correcta na medida em que se refere a um conjunto de componentes micro-electrónicos que definem as características gerais do computador (competências, organização, coordenação, etc.). Diz-se por exemplo, que um "computador tem *chipset* Intel Trintron II".
- O uso do termo *motherboard* (placa mãe) é errado, pois está relacionado com o suporte físico de grande parte dos componentes do computador, como CPU, memória, *chipset*, barramento, *slots* de expansão, BIOS, etc. Ou seja, o *chipset* é apenas um dos componentes colocados na *motherboard*. No entanto, a *motherboard* é construída com determinado *chipset*, daí abusivamente dizer-se por exemplo que "se trata duma *motherboard* Intel Trintron II".



1. Slot 1 for Pentium® II processor cartridge
2. ATX power connector
3. CPU fan headert
4. AGP slot Supports AGP 66MHz/133MHz (Sideband) 3.3V device
5. SB-LinkTM header
6. Super I/O chipset
7. Five PCI slots
8. System BIOS
9. Hardware monitoring
10. Two ISA slots
11. Two USB ports connectors
12. PS/2 mouse port connector
13. PS/2 keyboard port connector
14. Three 168-pin DIMM sockets support for SDRAM module
15. Floppy port connector
16. Primary IDE connector
17. Secondary IDE connector
18. Clock generator
19. Intel 440BXchipset (82443BX and 82371EB)
20. Front chassic fan header
21. Standard/EPP/ECP parallel port connector
22. 16550 fast UART compatible serial ports connector(COM2)
23. 16550 fast UART comlatible serial ports connector(COM1)

Figura 2-Motherboard

A arquitectura de computador tem 3 objectivos fundamentais:

- **Coordenação**

O princípio fundamental de coordenação dentro do sistema é o tratamento dos pedidos de interrupções (*interrupt request*-IRQ). Quando determinado dispositivo necessita de participar no processamento emite um pedido ao CPU (IRQ). Este por sua vez, reconhecendo o pedido (cada dispositivo emite um IRQ único no sistema), pára por momentos as suas tarefas e inicia o processamento das tarefas requeridas pelo periférico.
Todos os dispositivos funcionam baseados neste princípio, pelo que se considera o CPU o coordenador geral entre os componentes do sistema. Como o CPU é o único coordenador das transacções no sistema não ocorrem conflitos.

- **Comunicação**

As comunicações são realizadas através do barramento (em inglês, *bus*).
Além de coordenar as actividades dos dispositivos, o CPU é responsável pela cópia de dados da memória para o periférico e do periférico para a memória.

- **Expansão**

O computador deve ter possibilidade de evolução ao longo do tempo. Ou seja, o sistema deve prever o acréscimo de novos componentes. Estes devem interligar-se de forma simples e normalizada, para que as alterações no resto do sistema sejam nulas ou mínimas.
O funcionamento genérico duma arquitectura apresenta um conjunto de interfaces físicas (*slots*), que permite que outros dispositivos sejam acrescentados ao sistema.
Como esses novos componentes se interligam com o resto do sistema através dos mecanismos de interrupção, a sua implementação é muito simples e normalizada, o que provoca o aparecimento de dispositivos externos variados e para os mais diversos propósitos.

Vectores evolutivos

No entanto, a tecnologia agora descrita é bastante limitada, pelo que ao longo dos anos foram surgindo evoluções. As evoluções verificadas surgiram fundamentalmente em três vectores:

- **Prioridades**

Todos os dispositivos são tratados com a mesma importância, o que nem sempre é aconselhável ou desejável.
Com o evoluir da tecnologia, o desempenho que era suficiente, passou a ser verdadeiramente limitativo. Continuam a existir dispositivos que necessitam do mesmo desempenho, mas outros (e.g. interface de vídeo com o surgimento das interfaces gráficas) exigem novas capacidades.
Assim, não faz sentido que todos os dispositivos sejam tratados e tenham a mesma importância perante o sistema.
Esta característica tem sido expandida através da evolução no barramento.

- **Desempenho**

    - O CPU, enquanto dedicado a tarefas de coordenação e comunicação não se dedica ao processamento efectivo da informação, o que faz com que a desempenho geral do sistema diminua consideravelmente.
    - Com a evolução tecnológica dos processadores, a capacidade de transmissão do barramento passou a limitar a velocidade do processador. Como o CPU é o responsável pela transmissão gasta mui tempo nestas tarefas.

Torna-se portanto necessário que os dispositivos sejam responsáveis pelas suas próprias actividades no sistema, de forma a libertarem o CPU dessas tarefas.
Esta característica tem sido expandida através da evolução no barramento.

- **Integração**

Cada dispositivo externo tem uma interface independente do resto do sistema, o qual obedece a regras de interligação já definidas. Com a evolução, determinados dispositivos externos passaram a ser comuns em muitos computadores (teclado, portas série/paralela, discos magnéticos, etc.). É portanto razoável que o *chipset* permita e disponibilize de origem, interfaces e controladores para esses dispositivos. Esta metodologia, permite o balanceamento e optimização geral do sistema, o que seria difícil de conseguir se os dispositivos fossem integrados *a posteriori*.
Apesar de por vezes a integração ser sinónimo de limitações na expansão, neste caso não se verifica, pois praticamente todos os controladores podem ser "desligados" para que outros executem as suas tarefas.
Hoje em dia, os *chipsets* disponibilizam variadíssimas funcionalidades como por exemplo:

- Controlador de memória;
- Controlador IDE;
- Controlador de barramento PCI;
- Controlador de barramento ISA;
- Controlador de barramento AGP;
- RTC (real-time clock);
- Controlador DMA;
- Controlador de teclado;
- Controlador de rato;
- Controlador de memória cache secundária (L2);
- Controlador de portas série/paralela;
- Controlador de barramento USB;
- etc.

Assim, cada *chipset* está preparado para trabalhar com um conjunto limitado desses componentes, pelo que determinado computador é evolutível dentro de determinados limites tecnológicos. Diz-se por exemplo que um *chipset* está preparado para suportar:

- CPU:
  - Pentium® II 350 ~ 450 MHz (a 100MHz RTC)
  - Pentium® II 233 ~ 333 MHz (a 66MHz RTC)
  - Celeron® 266 ~ 333 MHz (a 66MHz RTC)
- Memória:
  - 3 sockets DIMM support SDRAM module 168-pin
  - Máximo de 384MB (8, 16, 32, 64, 128MB SDRAM)
  - ECC
  - Cache Memory:
    - Nível 1 e Nível 2 existente na cartridge do Intel Pentium ®II
- Barramentos (expansão):
  - 2 slots ISA
  - 5 slots PCI
  - 1 slot AGP

Barramento

“Se os bits que circulam numa motherboard fossem automóveis, os barramentos seriam auto-estradas e os diversos circuitos seriam as cidades...” Apesar de utilizada num sentido figurativo, esta comparação permite salientar a importância que assumem os barramentos nos sistemas de computação. Na realidade, por mais rápidos que sejam os componentes utilizados, se os barramentos não permitirem um "escoamento" de dados adequado, o desempenho global do sistema será pobre.

Tal como referido anteriormente, **Arquitectura do Computador** usa-se na descrição ou especificação das competências dos diversos componentes do computador, a forma como se interligam, comunicam e se coordenam os diversos recursos. **Barramento** (em inglês *bus*) é um componente da arquitectura do computador, através do qual se realizam as comunicações dentro do sistema.

Arquitectura e Barramento são portanto dois termos que identificam elementos distintos, mas que nos últimos tempos, com a chegada da informática a um cada vez maior número de leigos se foram deturpando e é hoje em dia vulgar ouvi-los como sendo a mesma coisa.

Existem dois problemas fundamentais associados a estes dois elementos:

- **Desempenho**. O barramento é uma factor de atraso do sistema em geral e do CPU em particular;
- **Normalização**, pois deve ser possível o desenvolvimento e actualização de componentes por diferentes construtores.

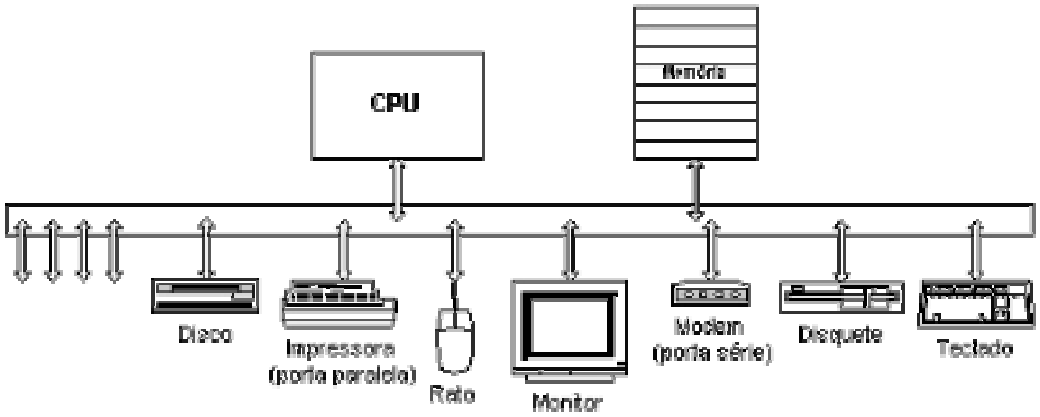


Figura 3- Dispositivos externos comuns em computadores pessoais

Tipos de Barramento

O Barramento é o componente da arquitectura do computador que interliga todos os componentes do computador. Trata-se dum conjunto de condutores eléctricos através dos quais passam três tipos de informação:

- **Dados**, transferidos *bit* a *bit* por cada um dos condutores;
- **Endereços**, que indicam o local de destino/origem dos dados;
- **Controlo**, como sinais de relógio, sinais de interrupção, etc.

Embora nem sempre tenham existido sob estes termos, distinguem-se dois tipos de barramento dentro do computador:

- **Barramento Local (ou de Sistema)**, que interliga sincronamente CPU e memória. É a parte do barramento que melhor desempenho deverá ter no sistema, pois interliga os dois principais e insubstituíveis componentes do sistema;
- **Barramento de Entrada/Saída** (E/S), que interliga todos os outros dispositivos ao barramento local sendo a sua velocidade e largura (em nº de *bits*) substancialmente menor que a do barramento local. Nota: Por vezes este barramento denomina-se erradamente barramento de Sistema.

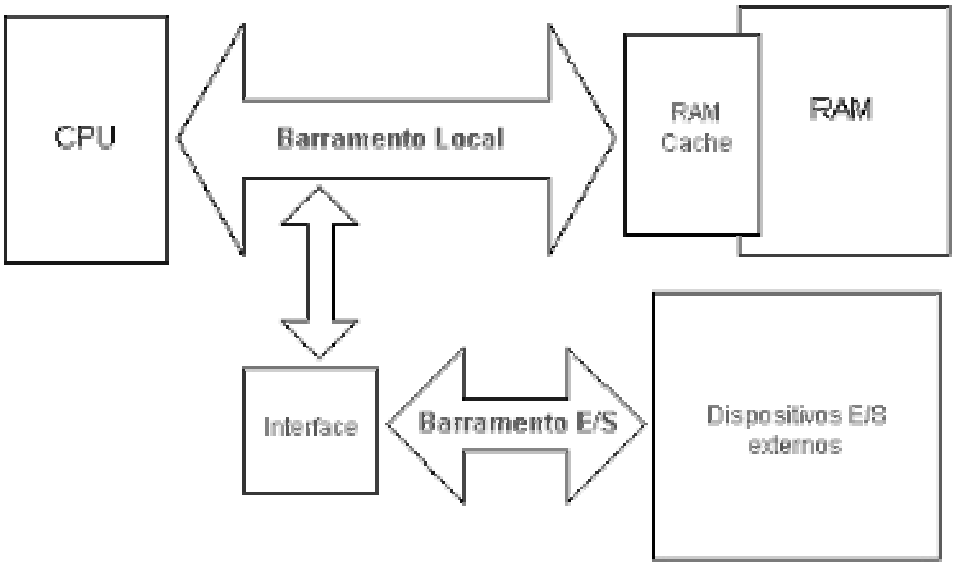


Figura 4- Esquema de barramento local e de E/S

No caso de ser um barramento E/S, pode ainda ser caracterizado em relação à sua aplicação:

- **Interna**, que serve para ligar dispositivos normalizados e existentes em praticamente todos os computadores pessoais: teclado, portas série/paralelas, drive de disquetes;
- **Externa**, que serve como forma de expandir as características do computador acrescentando novos dispositivos. Estes dispositivos, interligam-se com o sistema através de conectores (normalizados para cada barramento) e obedecendo às regras de acesso ao barramento;
- **Interna e Externa.**

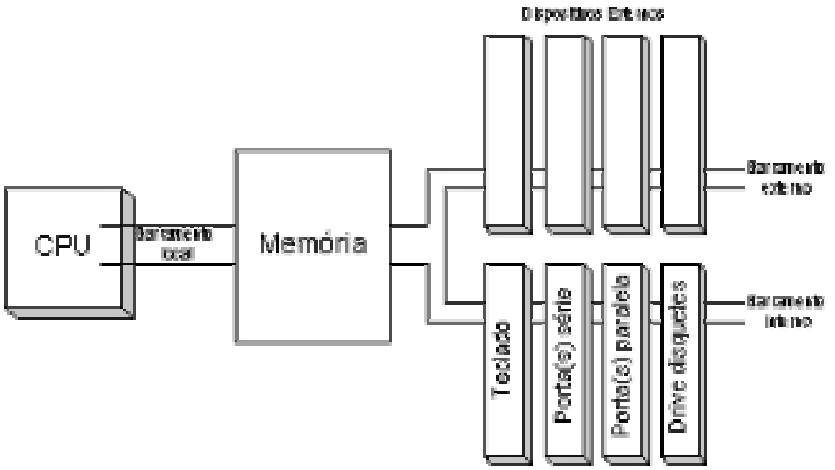


Figura 5-Esquema de barramento local, interno e externo

Por diversas razões, num sistema coexistem componentes com requisitos diversos no que respeita ao débito da informação. Estes factos levam a que a arquitectura de um sistema actual assente numa hierarquia de barramentos, com o barramento mais rápido a interligar os componentes que suportam maiores velocidades e mais críticos para o desempenho (tipicamente o processador e a memória central), e os barramentos mais lentos a interligar periféricos com naturais limitações de velocidade (como por exemplo, o modem). O *chipset* tem a função de garantir o correcto interface entre os diversos barramentos.

O barramento do processador (***Processor Bus*** ou **FSB - *Front Side Bus***) é a sua via de comunicação com os restantes componentes da *motherboard*. Por razões tecnológicas, esse barramento suporta um número muito limitado de componentes e está confinado a um espaço bastante reduzido. Raramente é possível ligar mais do que um dos componentes do *chipset* e, mais recentemente, a memória de *cache*. No entanto este é o barramento mais rápido dentro da *motherboard* - 66MHz, 75MHz, 100, 133 ou ainda 200 MHz, nas motherboards actuais.

As características mais relevantes dos barramentos são a **largura (em bits)** e a **velocidade (tipicamente em MHz)**. Em conjunto, esses dois factores permitem definir a **largura de banda**, que não é mais que a taxa de transferência da informação, por unidade de tempo (tipicamente fornecida em MBytes por segundo).

Continuando a utilizar a comparação inicial, a largura de um barramento estaria associada ao número de faixas de uma auto-estrada e a velocidade ao respectivo limite máximo imposto para essa via!

A tabela seguinte resume as características anteriores para os barramentos *standards* mais importantes, no contexto das *motherboards*. Para além destes barramentos existem vários outros que são utilizados para interligar periféricos

à *motherboard*, e cuja definição é optimizada para o tipo de periférico em questão.

Barramento	Largura (bits)	Velocidade (MHz)	Largura de Banda (MBytes/seg.)
8-bit ISA	8	4.77	2.39
16-bit ISA	16	8.33	8.33
EISA*	32	8.33	33.3
VLB*	32	33.33	133.33
PCI	32	33.33	133.33
PCI-2x	32	66.66	266.66
PCI 64-bit	64	33.33	266.66
PCI-2x 64-bit	64	66.66	533.33
AGP	32	66.66	266.66
AGP-2x	32	66.66	533.33
AGP-4x	32	66.66	1,066.66

Nota: * actualmente já não são utilizados do desenho de *motherboards*

Figura 6-Caracteristicas de barramentos

Pedidos de Interrupção

Como se referiu em Coordenação, os pedidos de interrupção (IRQ) servem para o CPU coordenar as transacções entre os diversos componentes do sistema no acesso a memória e barramento. Este funcionamento é necessário pois apenas um dispositivo pode aceder ao barramento e memória num dado momento. Se mais do que um dispositivo aceder em simultâneo a comunicação é impossível.
Para isso, cada dispositivo tem associado um IRQ (numérico) único no sistema, que o identifica e lhe confere diferentes prioridades.

Por norma, um computador pessoal dispõe de vários IRQ's, que são distribuídos pelos dispositivos no arranque. Cada dispositivo deverá requisitar um IRQ que ainda não tenha sido requisitado, o que a acontecer provocará conflitos de comunicação graves.

Acesso Directo a Memória

Como se referiu em Comunicação, o CPU é responsável pelas transacções entre periféricos e memória, o que quer dizer que o CPU está completamente dedicado à comunicação enquanto esta se realiza. Se está dedicado a tarefas de comunicação então não realiza o processamento das instruções propriamente ditas, o que faz diminuir o desempenho geral do sistema.

Para obviar este problema a solução encontrada foi implementar fora do CPU a capacidade de gerir o acesso à memória e barramento. Esta capacidade

denomina-se Acesso Directo a Memória (*Direct Memory Access* - DMA) e está implementado exteriormente ao barramento e aos dispositivos, ou seja, é implementado como um novo componente da arquitectura.

Cada dispositivo dispõe dum canal de DMA que utiliza para informar o controlador de DMA do pedido de transferência de dados. O controlador por sua vez, realiza as tarefas de comunicação sem a participação do CPU que continuará a realizar as suas instruções. Por norma existe apenas um controlador de DMA em cada arquitectura, que disponibiliza quatro canais de DMA, o que permite ter quatro dispositivos interligados através de DMA, aumentando com isso o desempenho particular de cada dispositivo e por conseguinte do sistema em geral.

Evolução histórica

- **ISA XT**

Os primeiros computadores pessoais, basedos no Intel 8088 e 8086, funcionavam a velocidades de 4,77 e 6 MHz. A estas velocidades, o desempenho do barramento é suficiente para acompanhar o resto do sistema. Esta implementação define por isso um único barramento para interligar CPU, RAM e todos os outros dispositivos (Figura 3.5). Este tipo de barramento surgiu com o IBM XT, é síncrono com o processador e tem uma largura de 8 *bits*. Posteriormente este barramento adoptou o nome de ISA XT ou ISA de 8 *bits*. Nota: Quando dois dispositivos se baseiam no "sinal de velocidade" para coordenar a comunicação entre os dois, diz-se que são síncronos.

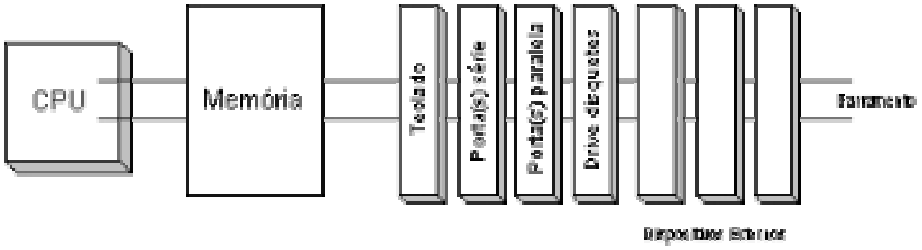


Figura 7-Esquema de barramento único aplicado no IBM PC-XT (ISA-XT)

- **ISA AT**

Em 1984 com o surgimento do processador Intel 80286 surgiu a norma **ISA (*Industry Standard Architecture*)**, que é uma evolução do barramento anterior. O i80286 trabalha a velocidades entre 12-16MHz, o que é substancialmente superior à velocidade permitida pelo barramento anterior. Optou-se então pela pela desincronização entre CPU e barramento. O barramento ISA trabalha sempre a 8 MHz, enquanto a velocidade do CPU varia. O barramento ISA (Figura 3.6), também denominado ISA AT para se distinguir do anterior, tem 16 *bits* de largura e a sua capacidade de transmissão atinge teoricamente os 6 MBps.

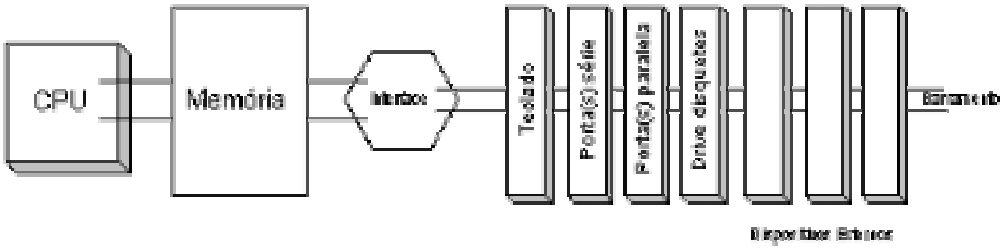


Figura 8-Esquema de barramento E/S e CPU assíncrono (ISA AT)

- **MCA/EISA**

Com o aparecimento dos processadores de 32 bits e o aumento das frequências do *clock*, houve uma natural pressão para aumentar a capacidade do barramento, o que não era fácil obter a partir da definição "desajustada" do barramento ISA. A IBM, numa manobra comercial e à semelhança do que fez anteriormente com o ISA, tentou então impor um novo standard, o **barramento MCA** (*Micro Channel Architecture*), com facilidades adaptadas à nova geração de processadores. Em resposta, para fugir à necessidade de licenciamento legitimamente exigida pela IBM, os fabricantes de PCs - em particular a Compaq - criaram um barramento semelhante, o **EISA** (*Enhanced Industry Standard Architecture*).

Fisicamente o EISA consiste na adição de um segundo nível de contactos nos dois conectores utilizados no ISA 16-bit, por forma a poder continuar a utilizar as placas ISA. Esse segundo nível expande o barramento para 32 bits, 1G de espaço de endereçamento e uma série de facilidades adicionais donde se destaca a **possibilidade de configuração automática**, técnica que mais tarde virá a ser designada por **PnP (Plug-and-Play)** e que permite ultrapassar várias dificuldades associadas à instalação de periféricos, de que se queixavam os utilizadores do ISA. De notar que esta técnica foi introduzida com o barramento MCA.

O aumento da capacidade dos processadores ultrapassou o que, tecnologicamente, era possível fazer ao nível dos barramentos para acompanhar aquela evolução. Para colmatar esse fosso, uma das mais importantes soluções (evolução da arquitectura) passou pela instalação de memória rápida, na forma de cache, mais próxima do processador.

Resumindo, em 1987, quando surgiu o processador Intel 80386 a 16-40MHz, o desempenho do barramento ISA passou a ser verdadeiramente limitativo do desempenho geral do sistema. Surgiram então duas normas muito semelhantes em conceitos mas incompatíveis em termos funcionais:

- **MCA (*Micro-Channel Architecture*)**. É um barramento desenvolvido e patenteado pela IBM, o que implicou que não tivesse sucesso comercial. No entanto, as suas características técnicas e desempenho eram evoluídos. Tinha um barramento de

32 *bits*, funcionava a velocidades de 10 MHz, e a sua capacidade de transmissão atingia os 40 MBps.

- **EISA (*Enhanced Industry Standard Architecture*)**, é o barramento desenvolvido por um consórcio de empresas como resposta à *proposta fechada* da IBM. Pretendeu ser uma evolução e manter compatibilidade com a norma ISA, mas incluindo grande parte das potencialidades do MCA. As suas características técnicas são semelhantes ao EISA, nomeadamente a adopção do conceito de *bus mastering*. Tem uma largura de 32 *bits*, trabalha a 8MHz e tem uma capacidade de transmissão máxima de 32 MBps. As suas utilizações limitaram-se a servidores, pelo que em termos comerciais não teve grande sucesso e foi rapidamente abandonada quando surgiu a norma PCI (1993).

- **VESA *Local Bus***

O aumento da frequência de funcionamento dos processadores continuou a pressionar os desenhadores de sistemas para encontrar soluções mais equilibradas. No entanto, o aumento de desempenho apenas era relevante na relação do processador com alguns periféricos (como os discos e monitores gráficos), sobretudo com a adopção dos sistemas operativos baseados em memória virtual e interfaces gráficos, tipo Windows? Com efeito, periféricos como o teclado ou o rato não careciam de um desenvolvimento semelhante. A solução óbvia, e à semelhança do que se passou com a memória *cache*, consistia em permitir instalar os periféricos mais críticos num barramento mais próximo do barramento do processador - globalmente esses barramentos designam-se por barramentos locais (*Local Bus*).

Em 1992, acompanhando a introdução do processador de quarta geração, o 486, foi proposto o primeiro barramento local (como uma extensão do barramento ISA), designado por **VESA Local Bus (VL-Bus)** - VESA é o acrónimo de *Video Electronics Standard Association*, uma organização sem fins lucrativos, liderada pela NEC. Como forma de aumentar o desempenho, este barramento permitia transferências de 64 bits, devidamente multiplexadas no barramento de 32 bits do processador. A especificação do barramento parecia primeiro querer resolver as limitações no suporte de gráficos, mas implementou igualmente um bom canal de suporte para os discos com interface IDE de 16 bits, até aí limitados a taxas de transferência de 5MBytes/sec., e que assim passaram a poder atingir taxas de 8MBytes/sec. (teoricamente) - ver arquitectura típica.

Fisicamente o VL-Bus é implementado por um terceiro conector adjacente aos conectores ISA (o que significa que uma carta VLB utiliza, para fins complementares, os dois barramentos!), o qual dá acesso ao barramento do processador.

Apesar das vantagens óbvias, o VL-Bus evidenciava algumas restrições relevantes:

- Excessiva dependência do barramento do processador 486
- Limitações eléctricas impostas pela especificação do próprio processador
- Limitação no número de cartas (resultado da limitação anterior)
- Limitação de velocidade impostas pelo tipo de conector utilizado, o que colocava dificuldades à utilização de processadores com velocidades superiores a 33MHz!

Em 1993 surgiu a norma **VESA *Local Bus* (VLB)**, a qual se caracteriza fundamentalmente pelo sincronismo do barramento e CPU. Ou seja, tal como aconteceu com o primeiro barramento, o barramento está intimamente dependente do CPU e da sua velocidade (Figura 3.7). Esta norma surgiu simultaneamente com o processador i80486 e as suas principais implementações verificaram-se em arquitecturas baseadas nesse processador. Além disso, e porque a VESA é uma associação de empresas de equipamento de vídeo, as suas implementações foram quase exclusivamente nesse domínio. Quando surgiu o processador Intel Pentium, a norma não estava preparada para trabalhar com esse processador, pelo que foi ultrapassada pela concorrente PCI.

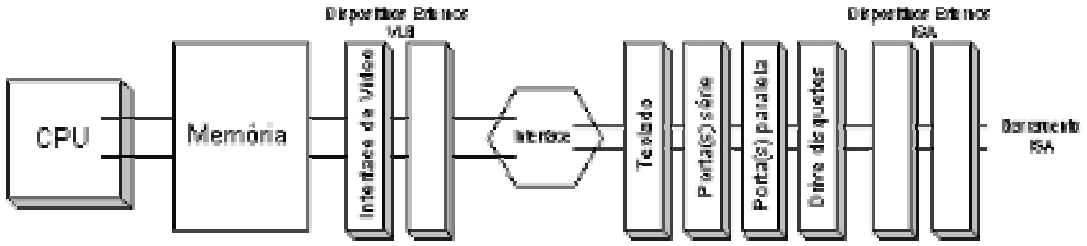


Figura 9-Esquema de barramento integrado VLB (síncrono) e ISA(assíncrono)

- **PCI – Peripheral Component Interconnect**

A solução VESA assentou numa boa ideia, mas seguiu um processo de engenharia limitado. Em paralelo com o desenvolvimento do VL-Bus, a Intel liderou a criação de um grupo de trabalho, conhecido por **PCI *Special Interest Group***, com o mesmo objectivo de ultrapassar as limitações dos barramentos ISA e EISA.. A especificação do barramento **PCI (*Peripheral Component Interconnect*)** foi apresentada em Junho de 1992 (versão 1.0) e actualizada rapidamente, para a versão 2.0, em Abril de 1993.

O PCI introduz um novo barramento junto do processador, mas independente dele, utilizando o conceito de "ponte" (***Bridge***) para efectuar a interface entre os diversos barramentos que se podem identificar na arquitectura típica de um tal sistema. Inicialmente especificado como um barramento de 32 bits ou 64 bits e para funcionar a 33MHz, é clara a preocupação de não colocar obstáculos à sua actualização para mais elevadas capacidades, quer em termos de largura, quer em termos de velocidade. Tal como seria de esperar, a

especificação implementa com elevada eficácia o conceito de configuração automática (PnP).

De notar que o conceito de *Bridge* permite actualizar quer o processador quer o barramento PCI de uma forma independente.

Fisicamente o barramento utiliza um único conector mais compacto, sem qualquer relação com os anteriores, e sem as limitações identificadas no VL-Bus. O conector está dividido em secções, podendo ter 124 pinos (62 lado-a-lado) para a versão de 32 bits, ou 188 pinos (94 lado-a-lado) para a versão de 64 bits. A especificação permite ainda adaptar o barramento a três tipos de sistemas: computadores de secretária (especificação de 5 Volts); portáteis (especificação de 3.3 Volts - mais poupado do ponto de vista da energia); e universal, que funciona com qualquer tipo de sistema.

A norma PCI caracteriza-se por:

- Existência dum controlador de interface entre barramento local e barramento PCI, o que cria independência da norma em relação ao processador ou arquitectura. Esta característica permite que a norma seja utilizada noutros tipos de computadores que não PC's baseados na família Intel 80x86, tal como o Machintosh da Apple ou os Alpha da Digital;
- Assincronismo entre CPU e barramento, o que permite a sua utilização em diferentes arquitecturas (ao contrário da VLB que estava preparada e optimizada para trabalhar com o i486);
- *Buferização*, o que permite que os dispositivos sejam libertados das suas tarefas de comunicação, sendo o controlador/interface de PCI responsável pelo seguimento da transmissão;
- Por todas estas razões, o barramento PCI, não pode ser considerado um barramento local, embora erradamente seja considerado como tal;
- Apesar de não ser um barramento local, as suas capacidades de transferência práticas atingem as da VLB.

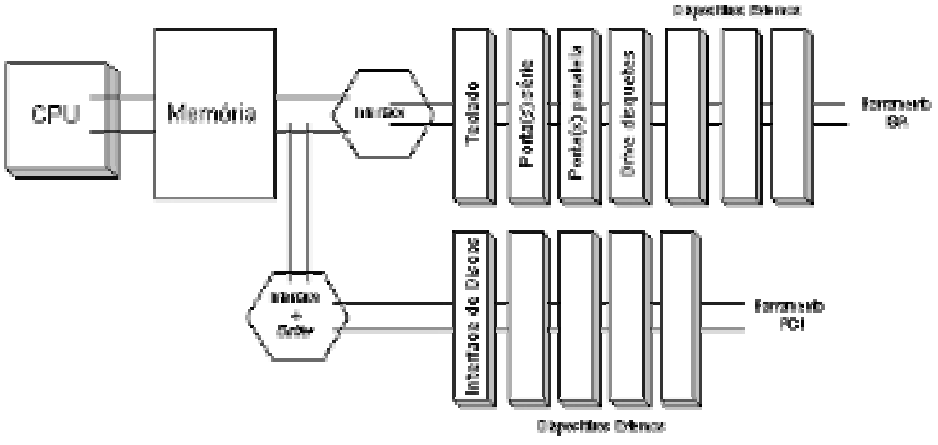


Figura 10-Esquema de barramento E/S e CPU assíncrono (ISA AT)

- **Barramento Local**

Além do barramento de E/S, o barramento local funciona a determinada velocidade, que nem sempre é a mesma da do processador. Por isso, quando atrás se referiu que os barramento de E/S é síncrono ou assíncrono com o CPU. Isto acontece pois os processadores evoluíram no sentido de trabalharem a velocidades internas múltiplas da do barramento. Chama-se a isso multiplicação de velocidade. Além desta discrepância entre CPU e barramento local existe ainda a diferença entre barramento local e barramento E/S. É sobre esta diferença que se deveria referir os termos síncrono/assíncrono, pelo que o correcto seria dizer que determinado barramento "é síncrono ou assíncrono com o barramento local".

Antes de 1993, altura em que surgiu o processador Intel 80486DX2-50 (ver Processador-Velocidade de relógio), os barramentos locais trabalhavam à mesma velocidade que o processador, portanto CPU e barramento local eram síncronos.
Quando surgiu a técnica da multiplicação de velocidade, o barramento local funcionava à velocidade de base, ou seja, se o processador tinha uma velocidade máxima de 50 MHz e duplicação (2x) de velocidade, então a velocidade do barramento local era de 25MHz.
Posteriormente, passou a haver fundamentalmente dois tipos de barramento caracterizados pela sua velocidade, 66 MHz e 100 MHz, sendo este último utilizado apenas em arquitecturas baseadas no Pentium II.

A tabela seguinte apresenta um resumo das características dos barramentos de E/S apresentados:

Barramento	**Ano**	**Largura** (*bits*)	**Velocidade** (MHz)	**Transmissão** (MBps)	**Comentário**
ISA (XT)	1980	8	Síncrono: 4.77, 6	4-6	Barramento e norma original
ISA (AT)	1984	16	Assíncrono: 8	8	Extensão do anterior. Lento mas ainda usado.
MCA	1987	32	Assíncrono: 10	40	Utilizado pela IBM. Abandonado.
EISA	1988	32	Assíncrono: 8	32	Utilizado em servidores. Abandonado

VLB	1993	32	Síncrono: 33, 40, 50	100-166	Utilizado em i486 e adaptadores de video.
PCI	1993	32	Assincrono: 33	132	Alto desempenho e independente de arquitectura.

Figura 11-Diversos tipos de barramentos de E/S e suas carcaterísticas

Termos e Expressões

- AGP;
- Bus Mastering;
- FireWire;
- Partilha de IRQ's;
- Plug and Play;
- Porta série/paralela;
- SCSI;
- Slot/Conector;
- USB.

AGP (Accelerated Graphics Port)

Tal como sucedeu no barramento ISA e à medida que o "tráfego" no PCI foi aumentando (em grande parte devido às necessidades de processamento gráfico), começaram a surgir alguns "engarrafamentos" no barramento. Sendo o processamento gráfico o maior responsável e, simultaneamente, o mais prejudicado, a Intel liderou a tarefa de definir um canal de acesso dedicado para interligar o processador e o subsistema gráfico. Esse canal, ou porta, foi designado por **AGP** e aparece pela primeira vez, no final de 1997, na arquitectura de sistemas que utilizam o *chipset* 440LX para a sexta geração de processadores da Intel, o Pentium II - arquitectura típica.

O interface AGP suporta transferências de 32 bits, mas ao dobro da velocidade do PCI e não concorrendo directamente com a respectiva largura de banda (esta é a grande vantagem). À semelhança do PCI, a especificação do AGP prevê a sua própria actualização para acompanhar, a tão longo prazo quanto o possível, a evolução tecnológica do "maestro", isto é, do processador.

Em resumo, **AGP (*Advanced Graphics Port*)** é uma extensão da norma PCI e do seu barramento. Tem como objectivo dotar o sistema de vídeo com um desempenho superior ao resto dos dispositivos ao mesmo tempo que liberta ainda mais o resto do barramento e CPU para outras tarefas.
Para isso, a arquitectura deve incluir a norma AGP, o que implica a

implementação de um novo protocolo e gestão de prioridades. Caracteriza-se por:

- Velocidade de transmissão: 66 MHz;
- Largura de banda: 32 bits;
- Capacidade de transferência: 266 MBps;
- Modo duplo: 133 MHz, 533 MBps;

O conector é muito semelhante ao do PCI, mas colocado numa posição diferente (ver Slot/Conector). Praticamente todas as arquitecturas baseadas no processador Intel Pentium suportam esta norma.

Bus Mastering

É um conceito de acesso directo ao barramento e memória surgido em 1987 (MCA e EISA) que difere do conceito de DMA no sentido em que a capacidade de gestão dos acessos não depende de nenhum controlador independente mas sim de cada dispositivo (embora a arquitectura deva prever o facto). Assim, cada dispositivo que tenha capacidade de *bus mastering* sonda o barramento antes de qualquer acesso. Este conceito introduz o conceito de *buferização* de dados, o que possibilita que o dispositivo enquanto espera pelo acesso ao barramento/memória realize novas tarefas. Este conceito é também usado pela norma PCI.

FireWire

Barramento de alto desempenho desenvolvido pela Apple, mediante a norma IEEE 1394. Pretende substituir grande parte das portas de grande capacidade de transferência do computador hoje em dia existentes, tal como as portas paralelas e as SCSI.
A norma caracteriza-se por:

- Capacidade de transferência: 400 Mbps;
- *Buferizado*;
- Assíncrona e isosíncrona (negociação de determinada taxa de transferência por unidade de tempo);
- Até 63 dispositivos externos;
- Aconcelhável para multimédia devido ao isosincronismo;
- Compatível Plug and Play;

Partilha de IRQ's

Num computador pessoal, existem 15 IRQ's. No entanto, vários estão previamente atribuídos e reservados, pelo que não é possível utilizá-los para dispositivos externos adicionais. Por norma um sistema tem disponíveis 9 ou 10 IRQ's, que têm de ser distribuídos por (se existirem) teclado, portas série e paralela, interface de vídeo, discos e disquetes, interfaces de rede, etc. Depois de incluir todos estes dispositivos (apenas os mais típicos), poucos ou nenhum IRQ restará.

Surgiu então a necessidade de partilhar IRQ's. Este conceito surgiu inicialmente com as normas MCA e EISA e é actualmente usado pela norma PCI.
Basicamente o que acontece é que cada dispositivo tem uma interface com o barramento de sistema, sendo esta interface responsável pela identificação de cada dispositivo e posterior encaminhamento dos dados até ao destino. A interface funciona portanto como um espécie de *multiplexer* (Figura 3.9).

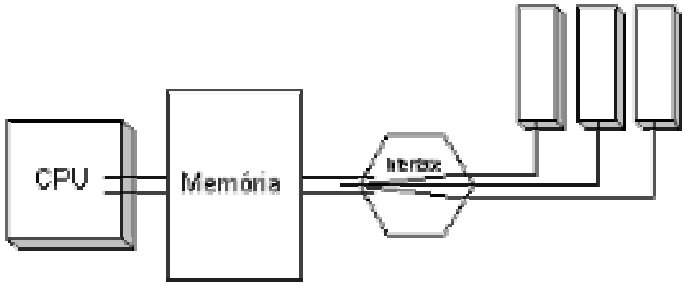


Figura 12-Esquema de barramento com partilha de IRQ's

Plug And Play

O conceito de Plug and Play (PnP) (Liga e Pronto) é uma norma de interligação de dispositivos adicionais que facilita a rápida e automática ligação destes ao resto do sistema.
Como se fez notar anteriormente, a configuração de IRQ's, canais de DMA, endereços de E/S de cada dispositivo nem sempre é uma tarefa simples e rápida.
Por exemplo, a instalação dum *modem* num computador poderá ser uma tarefa complicada visto que o IRQ normalizado para o seu funcionamento coincide com o IRQ para uma porta série. Se o *modem* for compatível com a norma PnP tem capacidade de negociar com o barramento a utilização destes parâmetros dinâmica e rapidamente sem necessidade da intervenção do utilizador.

Além disso é necessário que a arquitectura do computador e o sistema operativo sejam compatíveis PnP. Desde o surgimento do processador Pentium que todas as arquitectura são compatíveis PnP. Quanto a sistemas operativos apenas o MS-Windows 95/98 é compatível PnP.

Porta Série/Paralela

Uma porta é por definição um local por onde se entra e sai. Em termos de tecnologia informática não é excepção.

Uma **porta série** num computador pessoal da família Intel 80x86 baseia-se na norma RS-232. Esta é uma norma que define múltiplas características eléctricas sendo a mais importante o facto de definir a transmissão em série, que significa que existe apenas um canal por onde os sinais são transmitidos um a seguir ao outro. Além disso, é uma comunicação assíncrona, pois existem sinais de controlo adicionais para além da velocidade previamente negociada entre as portas intervenientes. Tem uma capacidade de transmissão variável

entre 75bps e 115200bps, pelo que é utilizado em domínios em que as exigências não sejam muitas (rato, impressoras série, *modems*, etc.).

Uma **porta paralela** num computador pessoal da família Intel 80x86 está conforme a norma Centronics. Ao contrário da porta série, em portas paralelas o sinal eléctrico é enviado em simultâneo e como tal tem um desempenho superior à porta série. No caso desta norma são enviados 8 *bits* de cada vez e o que faz com que a sua capacidade de transmissão atinja os 100KBps. Esta porta é vulgarmente utilizada para interface com impressoras, *scanners*.
A nova norma **EPP/ECP (*Enhanced Parallel Port/Enhanced Capability Port)***, mantendo a compatibilidade com a norma anterior, é capaz de elevar a capacidade de transmissão a mais de 1MBps o que a aconselha para interface de discos removíveis (ZIP, CD-ROM, SCSI, etc.).

SCSI

Esta norma, apesar de se poder considerar um barramento, dada a sua aplicação principal ser no domínio dos discos, não será abordada nesta altura.

Slot/Conector

Qualquer dispositivo externo deve ser interligado com o sistema através do barramento. Existem por norma vários dispositivos externos, como o teclado, as portas série e paralela, etc. Esses dispositivos são interligados com o sistema através de barramentos E/S internos.
Ao contrário destes, há dispositivos externos que não são comuns a todos os computadores e que se torna necessário acrescentar ao sistema ao longo do tempo. Estes dispositivos não podem ser interligados através do barramento interno, pelo que existem *slots* (Figura 12) de expansão normalizados que permite a conecção de novos adaptadores.
O adaptador por seu turno dispõe dum conector (Figura 13) normalizado que encaixa no *slot* respectivo.

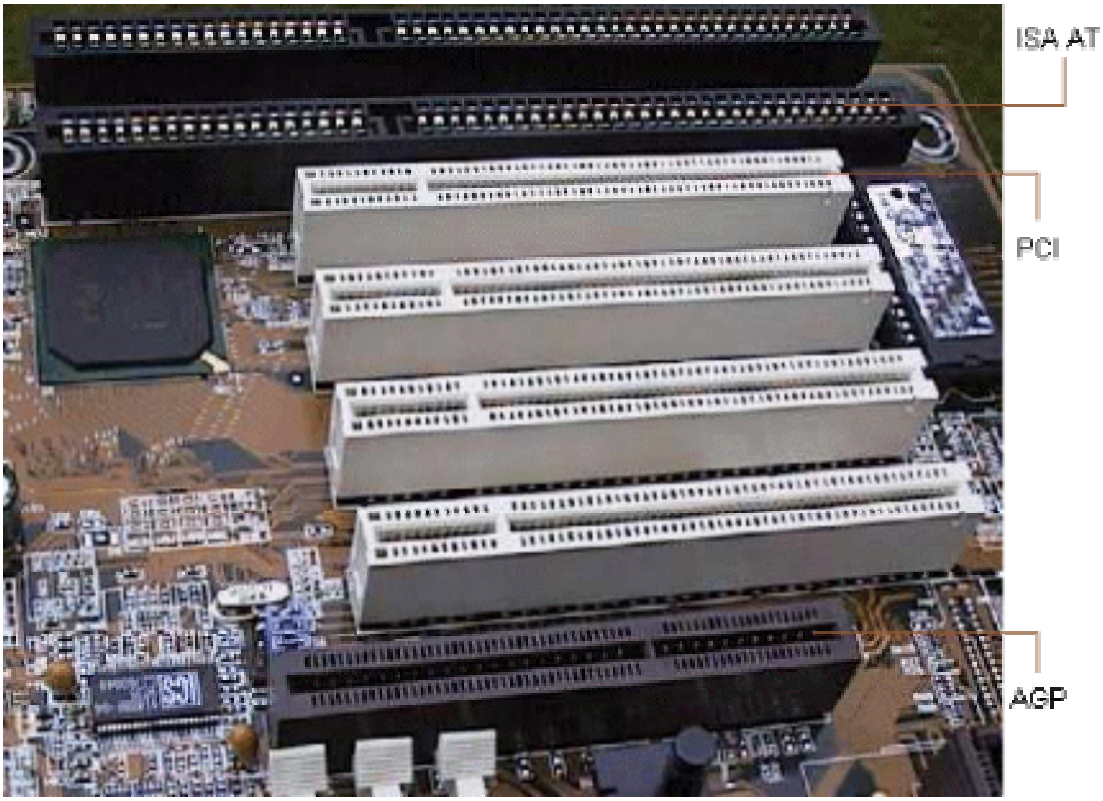


Figura 13-Esquema de slots para três normas de barramentos

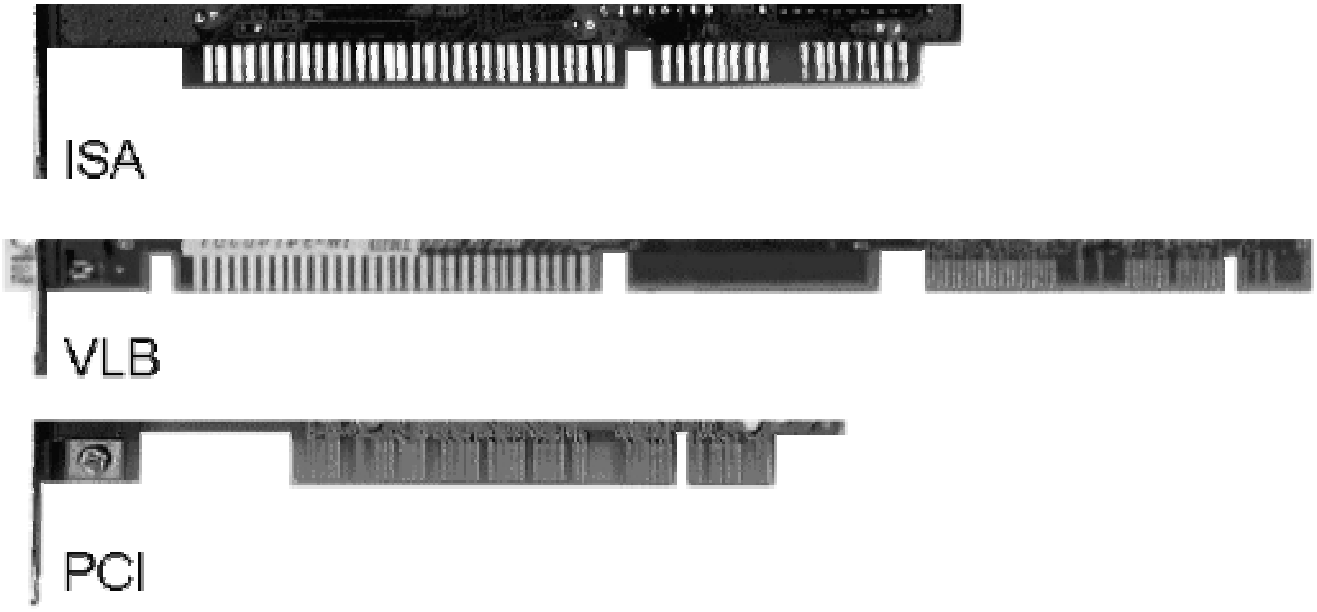


Figura 14-Esquema de conectores para várias normas de barramentos

USB

USB significa Universal Serial Bus, e pretende ser o barramento norma para todos os dispositivos que necessitem de baixo desempenho, tal como: teclado, rato, *modem*, *scanner*, impressoras, etc.

Hoje em dia já grande parte das arquitecturas (*chipsets*) existentes, disponibilizam este tipo de barramento (ver Figura 3.2-11), e apenas uma certa inércia (ou estratégia comercial) da indústria ainda não permitiu que este barramento seja completamente utilizado.

Alguns exemplos de Arquitectura típicos:

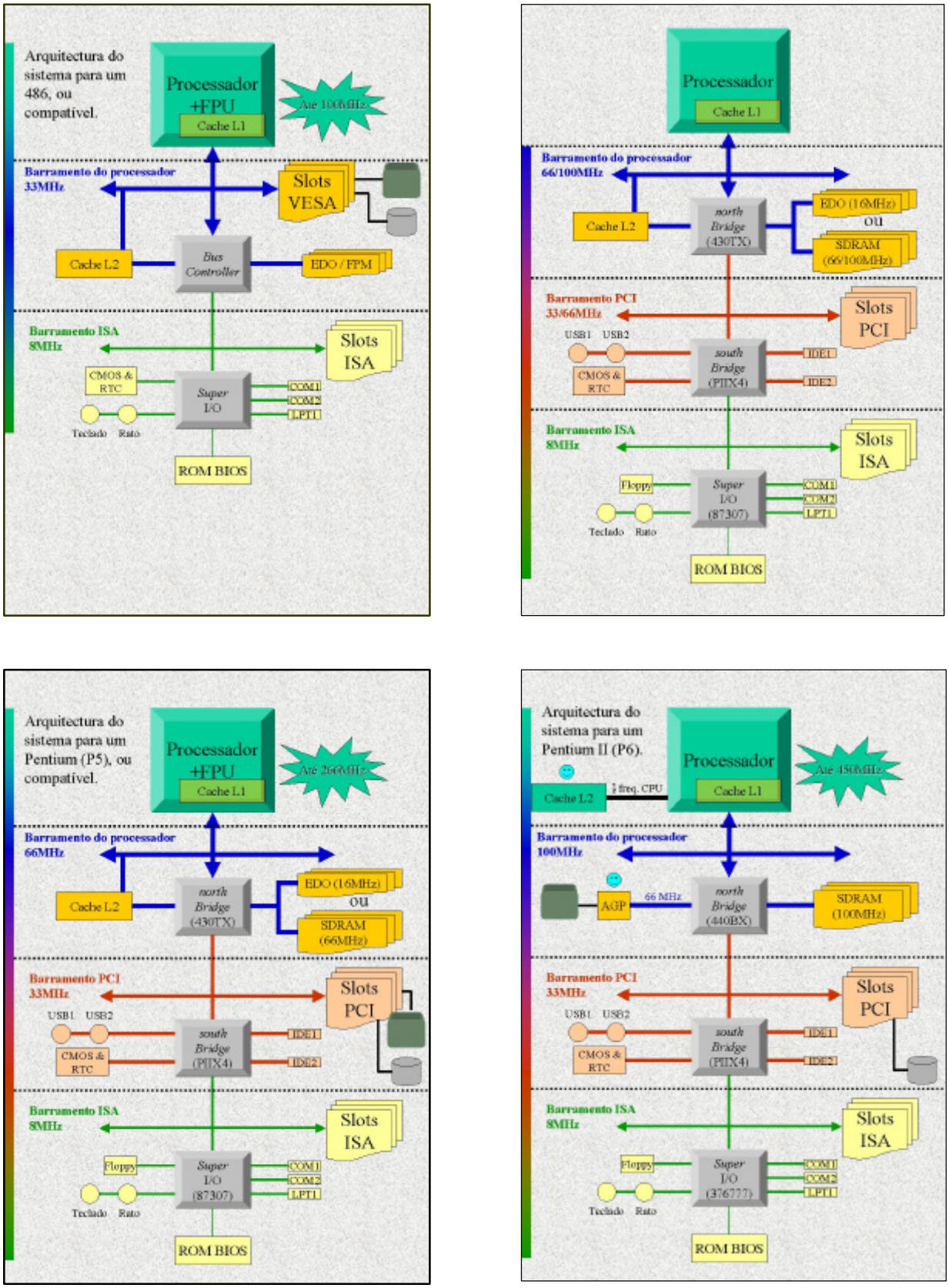
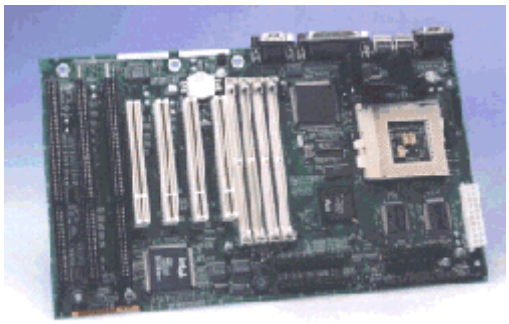
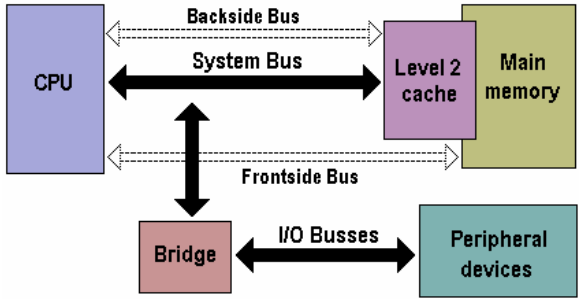


Figura 15-Exemplos de arquitectura

Placa Principal – Motherboard





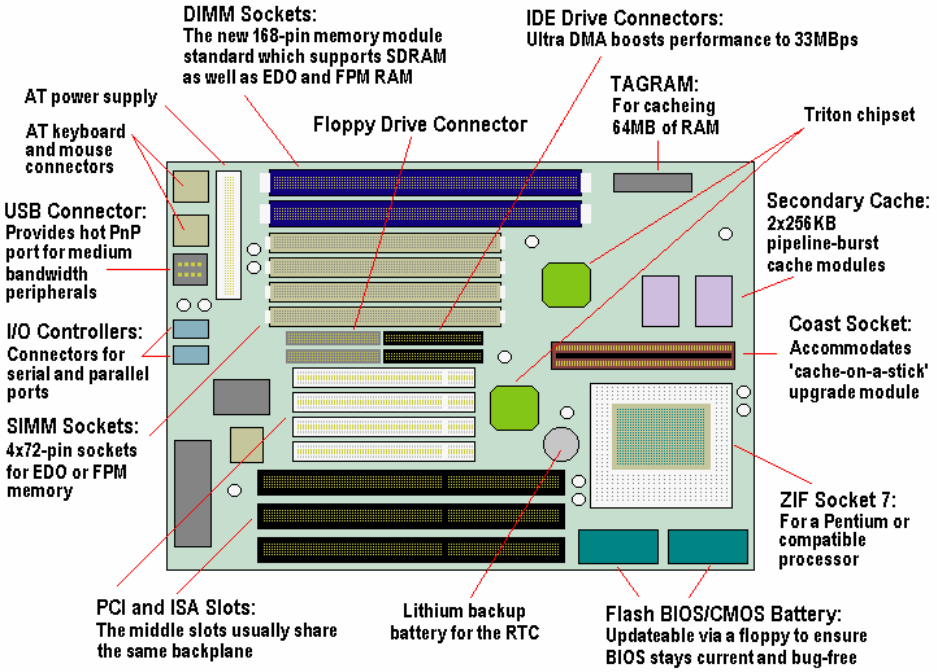

DIMM Sockets:
The new 168-pin memory module standard which supports SDRAM as well as EDO and FPM RAM
IDE Drive Connectors:
Ultra DMA boosts performance to 33MBps
AT power supply
AT keyboard and mouse connectors
Floppy Drive Connector
TAGRAM:
For cacheing 64MB of RAM
Triton chipset
USB Connector:
Provides hot PnP port for medium bandwidth peripherals
Secondary Cache:
2x256KB pipeline-burst cache modules
I/O Controllers:
Connectors for serial and parallel ports
Coast Socket:
Accommodates 'cache-on-a-stick' upgrade module
SIMM Sockets:
4x72-pin sockets for EDO or FPM memory
ZIF Socket 7:
For a Pentium or compatible processor
PCI and ISA Slots:
The middle slots usually share the same backplane
Lithium backup battery for the RTC
Flash BIOS/CMOS Battery:
Updateable via a floppy to ensure BIOS stays current and bug-free

Figura 16-Anatomia de uma Motherboard

A *motherboard* pode, muito apropriadamente, ser designada por "placa mãe". Com efeito, uma determinada *motherboard* define a "personalidade" do PC que nela se baseia, condicionando um vasto conjunto de características do PC, nomeadamente:

- o tipo de **CPU** - *Central Processing Unit* - e a respectiva velocidade;
- o tipo de ***chipset*** - conjunto de circuitos que controlam o acesso à **memória central**, à **memória *cache* externa**, aos **barramentos** e a alguns periféricos;
- a dimensão e tipo da memória *cache* externa;
- a dimensão e tipo da memória central - **EDO**, **SDRAM**, **RDRAM**, **ECC**, **paridade**, ...;
- o número e tipo de conectores de expansão - **ISA**, **EISA**, **MCA**, **VESA *local bus***, **AGP**, ou **PCI**;

- a existência da facilidade ***Plug 'n Play***;
- o tipo de caixa e da fonte de alimentação
- o tipo de **BIOS**; e
- o tipo de conector do teclado.

É possível classificar as *motherboards* em duas grandes famílias: **AT** e **ATX**. Na família AT, mais antiga, podem-se encontrar *motherboards* de diversos tamanhos, estando mais divulgadas as mais pequena, designadas por ***baby* AT**, por oposição ao formato ***Full-size AT***. Tipicamente estes formatos utilizam o mesmo tipo de caixa.

Se o CPU é o cérebro de um computador pessoal, a motherboard é o seu sistema nervoso, a base, ou plataforma, que suporta e providencia as conexões que permitem a tranferência de dados entre processador, memória, slots AGP e PCI, discos e periféricos externos. (junto do CPU, encontra-se a parte mais importante de uma motherboard, o chipset, que também será abordado neste estudo).

Em muitos aspectos a Motherboard é o componente mais importante de um computador (embora o processador receba muito mais atenção da nossa parte...). Se imaginarmos o CPU como o cérebro de um computador, então a Motherboard e os seus componentes principais (chipset, BIOS, cache, etc.) são os sistemas principais que este cérebro utiliza para controlar o resto do computador.

Ter um bom conhecimento de como a motherboard e os seus subsistemas funcionam é provavelmente o aspecto mais crítico no processo de aprendizagem de como um computador funciona.

Fisicamente a motherboard é formada por um conjunto de camadas de placas de circuitos impressos. “Caminhos” de cobre (chamados traces), que se assemelham a um complicado mapa de estradas, e que transportam sinais e voltagens através da motherboard. A técnica de fabricação por camadas permite que algumas “camadas” transportem informação para a BIOS, processador e barramentos de memória, enquanto outras transportam voltagem e “ground returns” sem que os caminhos se “curto-circuitem” nas intersecções. As camadas (layers) são manufacturadas numa única e complexa sanduíche (chips e sockets são também soldados na motherboard).

As várias partes que constituem a motherboard serão agora analisadas com mais pormenor. Embora a cache, o chip da BIOS e os barramentos de sistema estejam fisicamente agregados, podem ser interpretados como funcionando por conta própria e estando conectados à motherboard, devido à forma como operam. Isto deve-se ao facto de, alterando a localização física de alguns destes subsistemas o efeito daí resultante ser praticamente nulo no que respeita às funções que desempenham.

- **Organização**: de uma maneira ou de outra, tudo está eventualmente conectado à motherboard. A forma como a motherboard foi desenhada e

as suas camadas organizadas dita a forma como todo o computador vai ser organizado.

- **Controlo**: a motherboard contém o **chipset** e o programa **BIOS**, que, entre eles, controlam a maior parte da informação que flúi num computador.

- **Comunicação**: praticamente todas as comunicações entre o PC e os seus periféricos, outros PCs e o utilizador, passam pela motherboard.

- **Suporte do processador**: a motherboard dita, directamente, a escolha do processador a utilizar no sistema.

- **Suporte de periféricos**: a motherboard determina, em larga medida, que tipos de periféricos é possível utilizar no PC. Por ex., o tipo de placa de vídeo que o sistema utiliza (ISA, VLB, PCI) depende do tipo de barramentos (e slots) que a placa utiliza.

- **Desempenho**: a motherboard é um factor determinante na performance do sistema por duas razões principais: a motherboard determina que tipos de processador, memória, barramentos de sistema e interfaces de disco rígido que o PC pode ter, e estes componentes ditam directamente a performance do sistema; em segundo lugar, a qualidade dos circuitos impressos na motherboard também tem impacto na performance.

- **Possibilidade de actualização** (melhoramento, “upgradeability”): a capacidade da motherboard determina até que ponto será possível o upgrade do PC. Por exemplo, algumas motherboards aceitam Pentiums até 133 Mhz, no máximo, enquanto outras suportam processadores de 200 Mhz. (a segunda motherboard, caso o sistema inicialmente tenha recebido um Pentium 133 Mhz, tem mais possibilidades de upgrade).

Os primeiros computadores eram constituídos por poucos elementos: uma unidade de disquetes (para armazenamento) e um teclado, para só nomear alguns… Estes dispositivos necessitavam ser conectados de alguma forma de maneira a permitir-lhes comunicar uns com os outros. Isto era conseguido através da utilização da motherboard. O computador criado em 1945 por John Von Neumann, o EDVAC – Electronic Discrete Variable Computer, foi o primeiro computador a executar um programa totalmente carregado em memória. Pesava mais de 26 ton. e ocupava uma sala!

Com o tempo mais e mais dispositivos têm sido integrados na placa principal (modems, cartas de som, ratos, etc.). À medida que o design ficava mais e mais complexo, e a performance se tornava dependente de mais factores, o desenvolvimento das motherboards teve de isolar os componentes críticos, em termos de performance, dos restantes, os mais lentos. Os dispositivos mais rápido eram ligados em conjunto através de barramentos mais rápidos, enquanto os dispositivos mais lentos eram relegados para papéis de suporte.

Quanto mais componentes eram integrados na motherboard, mais difícil era o processo de upgrade de cada um deles. A substituição de um dos componentes obrigava à substituição da motherboard, de modo que se tornou necessário encontrar um equilíbrio entre os componentes a integrar e os componentes a não integrar. Esta é uma tarefa a que ainda hoje se dedicam os fabricantes de motherboards. Foi na tentativa de solucionar este problema que emergiu o conceito de slots e sockets. A sua utilização permite que componentes como placas gráficas, modems, placas de som e placas de rede (desde que não sejam on-board) possam ser facilmente substituídas, uma vez que estes componentes não fazem parte integrante da motherboard.

No final da década de 1990 houve uma corrente no sentido de colocar periféricos, desenhados como chips (integrated peripherals), directamente na motherboard. Inicialmente apenas chips de áudio e vídeo (devido à necessidade de adaptadores de som e adaptadores gráficos separados), mas, com o tempo, a integração de periféricos tornou-se mais diversa e incluiu itens como, p.ex., controladores SCSI, LAN e mesmo RAID. Apesar dos benefícios evidentes em termos de custos, a maior restrição a esta abordagem prende-se com a dificuldade em upgrades futuros.

Componentes constituintes

Uma *motherboard* é constituída pelo seguinte conjunto de blocos, que se podem identificar com relativa facilidade, inspeccionando uma *motherboard* e, simultaneamente, consultando o respectivo manual técnico (ou ainda um diagrama de blocos de uma das arquitecturas ao nível do sistema):

1. Conector para a CPU - eventualmente mais do que um
2. Chipset
3. O contador de tempo real (**RTC- *Real Time Clock***), que mantém o registo da hora actual - na realidade, o número de segundos desde o dia 1 de Janeiro de 1970, ou 1994)
4. **CMOS RAM** (e a respectiva pilha), que mantém a informação sobre a configuração
5. **ROM BIOS**, que contém as rotinas de baixo nível para controlo dos periféricos integrados, assim como o programa de configuração (***setup***)
6. Controladores de periféricos, integrados (inicialmente apenas controladores de portas, depois gradualmente, controladores de discos, áudio, vídeo, rede e até mesmo controladores de subsistemas de armazenamento sofisticados como os RAID.
7. Conectores para a memória *cache* RAM
8. Conectores para a memória central (SIMM/DIMM)
9. Conectores do (s) barramento (s)
10. Conectores para periféricos e para indicadores luminosos e interruptores da caixa
11. Fonte regulável para a CPU (**VRM**), que fornece à CPU uma tensão adequada e diferente daquela que é fornecida pela fonte de alimentação.

12. ***Jumpers*** (pequenos conectores que, normalmente, permitem interligar 2 pinos) para configurações de natureza não programável, isto é, que dependem apenas das características dos componentes implantados na *motherboard*).

É vulgar encontrar integrado na *motherboard* os seguintes periféricos: controlador de vídeo (pode utilizar parte da memória central), controlador de unidades IDE, controlador de unidades SCSI, controlador de portas série (COM), controlador de porta paralela (LPT), controlador de portas USB, controlador para rato PS/2 e interface para unidades de infra vermelhos.

Chipset

De uma forma simples, o *chipset* é o conjunto de componentes que estabelecem a interface entre a CPU (mais propriamente o seu barramento local) e os restantes barramentos/componentes, desde as memórias aos controladores de periféricos. Como se pode concluir, a função do *chipset* é bastante importante no desempenho do sistema, pelo que é aconselhável conhecer alguns dos detalhes associados à definição da respectiva arquitectura. De uma forma simples, se os grandes componentes como a CPU, a memória e os controladores de I/O forem representados por edifícios, o chipset representará toda a infra-estrutura rodoviária necessária para interligar aqueles edifícios!

O avanço tecnológico e a natural miniaturização decorrente, levaram a que, progressivamente, diversos módulos de uma *motherboard* fossem integrados em poucos circuitos. Uma consequência imediata deste facto é a perca da liberdade de opção na escolha desses módulos - ao escolher um *chipset* fica-se obrigado à utilização exclusiva dos módulos que nele estão integrados. No entanto, esta desvantagem é compensada pela diminuição do tempo de desenvolvimento.

Em 1986, a empresa Chips and Technologies introduziu no mercado um componente revolucionário, designado por 82C206, o qual pode ser considerado como o primeiro passo na definição do *chipset*. Esse componente, em conjunto com mais três dedicados ao controlo da memória e à interface com os barramentos, permitiram construir um PC com apenas cinco componentes (incluindo o processador central e excluindo as memórias), reduzindo o custo de produção e aumentando a fiabilidade. **Esse conjunto de componentes ficou conhecido como o *chipset* CS8220**. Mais tarde esse conjunto de componentes foi reduzido para três, passando a ser designado por **chipset NEAT (New Enhanced AT) CS8221** e, finalmente, foi reduzido para apenas um, o **chipset SCAT (Signgle CHip AT) 82C386**.

Realmente não se pode falar de *chipsets* fora do contexto da Intel e dos seus processadores Pentium. De uma forma resumida, para os primeiros processadores Pentium (P5) a Intel produz (por ordem cronológica e desde 1993 até 1997) os seguintes *chipset*: **Mercury (430LX), Neptune (430NX), Triton (430FX), Triton II (430HX), Triton III (430VX), Mobile Triton 430MX**

(para portáteis) e o Triton IV(?) (430TX). Destes, o Triton (FX) foi o mais popular para sistemas pessoais, o Triton II (HX) o de maior desempenho - especialmente útil para servidores - e o Triton IV (TX), o último da série, era topo de gama e veio substituir todos os outros excepto o HX, sendo mais versátil em termos de periféricos e memória, estando ainda conforme as recomendações **PC97** - iniciativa conjunta da Intel (hardware), Microsoft (sistema operativo) e da Toshiba (sistemas portáteis), sobre as especificações de micro computadores.

Das restantes empresas a produzir *chipsets* para o Pentium (P5), refira-se em particular os *chipsets* **VIA Apollo VPX e Apollo VP3**, da VIA e AMD. O primeiro funcionalmente equivalente ao TX, mas com melhorias de desempenho assinaláveis, o VP3 por ser o primeiro a introduzir a interface AGP para aceleração de vídeo.

Para o Pentium Pro e Pentium II (P6), a Intel desenvolveu, nos finais dos anos 90, *chipsets* funcionalmente semelhantes, mas adaptados às principais diferenças entre esses processadores (mormente o interface - *socket 8* e *slot 1*, respectivamente): o Orion Workstation (450KX) e o Orion Server (450GX), para o Pentium Pro; o Natoma (440FX) para ambos os processadores; e o 440LX, o 440EX e o 440BX, para o Pentium II. O Orion Server é particularmente dotado para servidores - suporta 4 processadores e até 1G bytes de memória. O 440LX é o primeiro *chipset* a permitir explorar devidamente as capacidades do Pentium II, enquanto que o 440BX é o primeiro (desta linha) a suportar o barramento do processador a 100MHz, assim como o novo processador Mobile Intel Pentium II. O 440EX é uma versão limitada do 440LX, construído para suportar a igualmente limitada (!?) versão do Pentium II, o Celeron. Mas é por esta altura que a concorrência se faz sentir de forma mais evidente, com o aparecimento de *chipsets* que, além da flexibilidade resultante de suportarem os processadores da Intel, da AMD e da Cyrix, suportam velocidades mais elevadas (leia-se acima dos "tradicionais" 66MHz) no barramento do processador.

A introdução do Pentium III fez-se com *motherboards* semelhantes às utilizadas para o Pentium II. Contudo, para melhor explorar algumas características do novo processador, a Intel desenvolveu uma nova família de *chipsets* (i800), sendo já vulgarmente utilizado o *chipset* designado por Camino (i820) - para a variante Xeon do Pentium III foi desenvolvido o equivalente i840. As principais inovações são uma maior velocidade do barramento do processador (133MHz), o suporte de memória Rambus DRAM (que pode operar a velocidades superiores a 600MHz), maior velocidade do interface AGP (4X AGP), o suporte do interface UltraATA/66 para discos rígidos e o suporte da especificação AMR - *Audio Modem Riser*. Num nível de desempenho semelhante e em alguns casos até melhor, o *chipset* 7xx (IronGate) da AMD/VIA foi desenvolvido para suportar os processadores da AMD (Duron, Athlon e XP). Em vários testes preliminares, esta última solução revela-se superior em termos de desempenho, permitindo maior flexibilidade na utilização de memórias.

Mantendo uma arquitectura semelhante, mas desta feita para o Pentium 4, a Intel desenvolveu o chipset i850, cuja característica mais marcante é o aumento da velocidade no barramento do processador para 400MHz e uma ligação à memória feita por dois canais de memória RDRAM (designada por DRDRAM - *Double*...), o que permite uma largura de banda de 3.2 GBps (Uhau!). Mas a dependência da (cara) memória RDRAM obrigou a Intel a repensar a sua estratégia, tanto mais que concorrência apresentou igualmente importantes inovações. Do lado da Intel foi então introduzido o *chipset* i845, que suporta a memória SDRAM, mais lenta (cerca de três vezes!) mas muito mais económica. Do lado da concorrência, é de assinalar o aparecimento do *chipset* VIA KT266.

O aumento vertiginoso da velocidade das memórias SDRAM, associado ao aumento de capacidade e diminuição dos preços, tem aproximado muito o desempenho de variantes deste tipo de memória, com a memória RDRAM. Este terá sido, porventura, o princípio do fim destas memórias, que nunca foram economicamente viáveis. O acompanhamento desta evolução das memórias implicou algumas modificações nos últimos chipsets referidos. A Intel lançou o i845D, enquanto a VIA e a AMD lançaram os KT333 e KT400 - todos eles suportam as memórias mais rápidas PC1600 e PC2100 SDRAM, também conhecidas por DDR200 e DDR266, respectivamente.

O chipset inclui um vasto conjunto de módulos, essenciais ao funcionamento do sistema:

- Gerador de clock
- Controlador de barramento
- *Timer*
- Controlador (es) de interrupções (PIC - *Programmable Interrupt Controller*)
- Controlador (es) de acesso directo à memória (DMA - *Direct Memory Access*)

Controlador de Memória

Todos os computadores contêm um circuito lógico chamado controlador de memória. Gera os necessários sinais de controlo para a leitura e escrita de informação de e para a memória e permite a interface da memoria com outros componentes principais do sistema. O controlador de memória está normalmente integrado no chipset do sistema.

Quando a memoria é lida ou escrita, dizemos que ocorre um acesso à memória. O controlador de memória tem que gerar os sinais correctos de forma a identificar o endereço de memória necessita ser acedido e em seguida disponibilizar os dados lidos no barramento de dados para que sejam acedidos pelo processador (ou outro dispositivo que os tenha solicitado).

Real-time clock

O relógio em tempo real e o chip de memória CMOS contêm o relógio que armazena a data e hora do sistema, bem como a RAM BIOS que armazena a configuração da BIOS. É alimentado pela bateria do PC (que em alguns casos pode estar contida no próprio package do relógio).

Keyboard and mouse controller

Os primeiros PCs utilizavam um controlador Intel 8042 para comunicar com o teclado. Muitos computadores recentes emulam o controlador 8042 em vez de terem um na motherboard. Alguns chips Super I/O incorporam também as funções de control de teclado. Isto elimina a necessidade de um chip especifico com um controlador de teclado.

Secondary Cache Controller

A memória Cache será referida mais adiante neste estudo.

Controlador DMA

O DMA é utilizado por certos dispositivos para ultrapassar o CPU e aceder à memória directamente. O Canal DMA pode também ser partilhado por dois dispositivos, libertando o CPU de uma enorma carga.

Canais de Acesso Directo à Memória

São canais utilizados por diversos dispositivos para transferir directamente informação de e para a memória. Não são muito conhecidos porque há poucos, são utilizados por poucos dispositivos e consequentemente dão menos problemas na configuração do sistema (como p.ex. IRQs). No entanto os conflitos de DMA podem causar problemas de sistema muitos estranhos e que podem ser muito difíceis de diagnosticar. Hoje em dia são utilizados mais com floppy, drives de tapes e placas de som.

Canais e Funções

Existem 8 canais de DMA caracterizados por:

- *Channel Number:* numero do canal, de 0 a 7.
- *Bus Line:* "8/16 bit" para canal DMA acessível a todos os, "16 bit only" canal disponível apenas para carts de 16-bit, ou "No" para um canal reservado apenas para uso pelos dispositivos de sistema.
- *Typical Default Use:* Descição do dispositivo ou função que normalmente utiliza este canal.
- *Other Common Uses:* Lista de outros dispositivos que normalmente utilizam este canal ou permitem o uso deste canal nas suas opções.
- *Description:* Descição do canal e como é utilizado.
- *Conflicts:* conflitos mais usuais com este canal DMA e possíveis causas.

A maior parte dos *chipsets* implementam uma arquitectura a dois níveis hierárquicos: essencialmente cada chipset consiste numa “Northbridge” e numa “Southbridge”. Alguns dos chipsets da SiS são excepções, como p.ex., o 735 e o 745, ambos baseados numa tecnologia de chipset único:

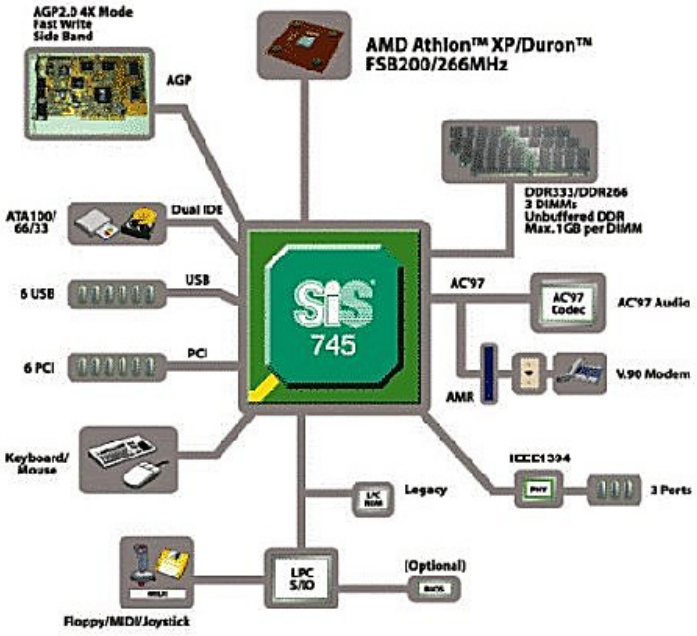


Figura 17-SiS chipset único

O esquema seguinte permite-nos reconhecer claramente como funciona um chipset tradicional

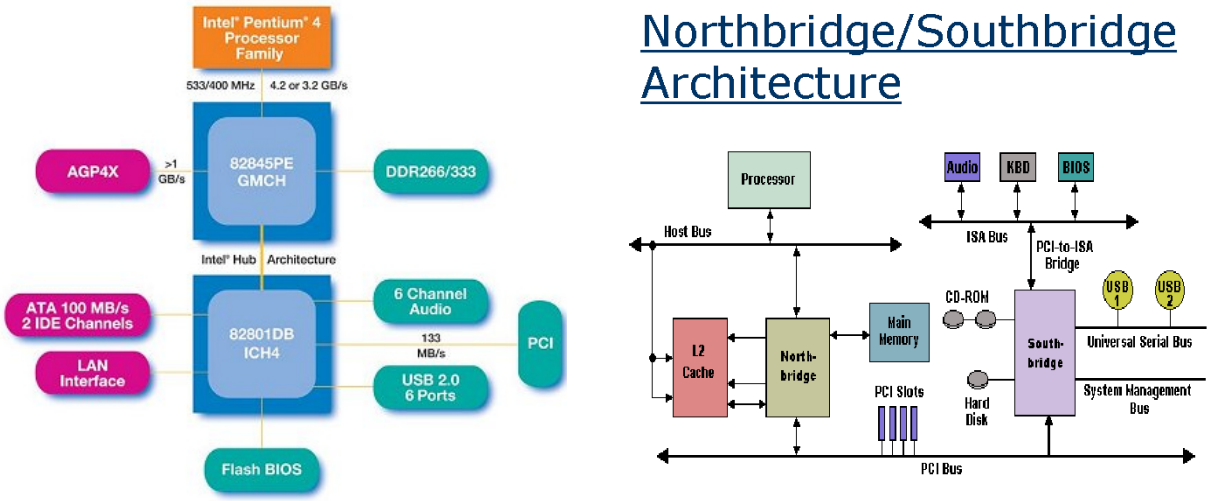


Figura 18-Arquitectura Northbridge/Southbridge

Os componentes seguintes são ligados à Northbridge, num formato “constelação de estrelas”: processador, a interface gráfica, a memória RAM e a Southbridge. O maior volume de informação transferido ocorre entre a CPU e a Northbridge (no nosso exemplo 4.2 GB por segundo). A memória RAM ocupa o segundo lugar na geração de grandes quantidades de tráfico (aqui, usamos um interface dual-channel Rambus) com 3.2GB por segundo. Menos optimizado em termos de performance é a taxa de tranaferência de dados para a interface

gráfica, que, de acordo com as especificações AGP, se situa acima de 1GB por segundo.
O segundo chip do chipset é o Southbridge, que é responsável por comunicar com os dispositivos periféricos. Entre estes incluem-se as interfaces PCI, controladores IDE de discos rígidos e DVD/CD ROMs, e controladores USB, bem como interfaces para placas de som e placas de rede (LAN). A Northbridge e a Southbridge estão ligadas através de um canal (barramento) de dados. Alguns exemplos: o chipset VIA KT133A atinge o modo de transferência PCI 133, que atinge os 33MB/s. Começando com o VIA KT266A chipset, o V-Link com 266MB/s é utilizado que é da mesma forma acedido por ATIs IGP 320 chipset. Até ao momento, a maior velocidade de transferência (teórica) é oferecida pelo chipset nForce, com Hypertransport e 800MB/s. Os chipsets Intel (845 e 850) com Hub Link V1.0 proporcionam 266MB/s.

Interface Northbridge-to-Southbridge

Como é facilmente perceptivel, esta interface representa uma faceta muito importante no que concerne ao design do chipset. Os chipsets antigos utilizavam um barramento PCI para esta ligação, mas enquanto os 133MB/sec a 33Mhz eram suficientes inicialmente, com discos, placas de som, placas de rede, e outros periféricos a partilhar o bus PCI, este passou a ser a factor de atraso (por engarrafamento) enquanto a velocidade de CPUs, AGP e memórias continuava em crescimento acelerado.

A solução foi criar uma ligação dedicada, independente de qualquer outro barramento, entre o Northbridge e o Southbridge. Esta solução tornou-se prevalente com o aparecimento das memórias DDR. VIA, p.ex., instituiu uma ligação V-Link dedicada, a 266MB/sec, para os chipsets KT266 e P4X266 e actualizou-a para 533MB/sec para o novo KT400 e P4X400.

Como mencionado anteriormente, esta é uma area onde um chip único pode representar beneficios significantes (veja-se os 1.2GB/sec do SiS 745 e 735). Por contraste veja-se os 800MB/sec no HiperTransport que liga as duas peças do chipser da Nvidia’s nForce que é uma das mais rápidas conecções deste tipo.

IHA (Northbridge/Southbridge vs. Intel Hub Architecture)

Em vez da normal arquitectura northbridge/southbridge, para todos os chipsets da série 8xx, incluindo o i815 e i815E, a Intel utilizou a IHA (Intel Hub Architecture). Tal como no formato antigo, o hub IHA é formado por duas partes, agora chamadas Graphics and AGP Memory Controller Hub (GMCH) e o I/O Controller Hub (ICH), em vez de northbridge e southbridge.

O GMCH, tal como o nortbridge, comunica com o CPU através do FSB e actua como um controlador de memória e AGP. Tal como o northbridge, o GMCH por vezes tem o video integrado, mas ao contrário do northbridge, não contém um controlador PCI.

Tal como o southbridge, o ICH encarrega-se das formas mais básicas de I/O, tal como USB, portas série, audio e outras. Também é um controlador PCI. Comunica com o GMCH através de um bus a mais de 233MBps, que é o dobro da conecção habitual entre o nortbridge e o southbridge. Ainda mais importante, este novo bus pode detector diferentes tipos de dados, tal como "streamed audio" ou acesso ao disco rigido, e optimiza o fluxo de dados.

A comparação seguinte dá uma ideia dos vários chipsets de alguns fabricantes. Cabe aqui uma chamada de atenção para o facto de o processador e a placa gráfica, por si só, não serem os únicos factores que afectam o desempenho de um PC.

Chipset Features	**430FX**	**430MX**	430HX	430VX	430TX	AMD-640 VIA VP2/97	450KX	450GX	440F
CPU type	P5	P5	P5	P5	P5	P5/MMX, K5, K6, 6x86/MX	Pentium Pro	Pentium Pro	Pent Pro/
Codename	Triton	Mobile Triton	Triton II	Triton III	Triton IV(?)		Orion Workstation	Orion Server	Natc
Bus Speed	66 MHz	66 MHz	66 MHz	66 MHz	66 MHz	**75 MHz§**	66 MHz	66 MHz	66 M
SMP (Dual CPUs)	No	No	**Yes**	No	No	**Yes**	Yes	**Yes (4 CPUs)**	Yes
Memory types	FPM, EDO	FPM, EDO	EDO, FPM	**SDRAM,** EDO, FPM	**SDRAM,** EDO, FPM	**SDRAM, BEDO, EDO, FPM**	**FPM**	**FPM**	FPM EDC SDR
Max. Memory	128MB	128MB	**512 MB**	128 MB	256 MB	**512 MB**	8 GB	1 GB	1 GE
Maximum Cache Size	512KB	512KB	512 KB	512 KB	512 KB	**2048 KB**	?	?	N/A
Ultra DMA	No	No	No	No	**Yes/33**	**Yes/33**	No	No	No
USB	No	No	Yes	Yes	Yes	Yes	?	?	Yes
AGP	No	No	No	No	No	No	No	No	No

Figura 19-Chipset – Quadro Comparativo (chipsets antigos)

Chipset Features	**i820**	**AMD-750 VIA 686**	**VIA KT266**	**i845**	**i850E**	**VIA KT400**
CPU type	Pentium III	K7-Athlon	AMD Duron/ Athlon/ XP	Pentium 4	Pentium 4	AMD Duron/ Athlon/ XP
Codename	**Camino**	**IronGate**				
Bus Speed (MHz)	133	200	100/133 DDR (a)	66/100/133 (b)	100/133 (b)	100/133/166 DDR (c)
Memory clock (MHz)			100/133 DDR	100/133	400/533	100/133/166/200 DDR
SMP (Dual CPUs)	Yes	No	No	No	Yes	No
Memory types	SDRAM, RDRAM	SDRAM	SDRAM/DDR SDRAM	DDR SDRAM	DRDRAM	SDRAM/DDR SDRAM

Max. Memory (MB)	2048	768	3072 GB	2048	2048	3072 GB
Maximum Cache Size						
Ultra DMA	Yes 33/66	Yes 33/66	Yes 33/66/100	Yes 33/66/100	Yes 33/66/100	Yes 33/66/100/133
USB	Yes	Yes	Yes	Yes	Yes (2.0)	Yes (2.0)
Max. # USB			6	4	4	6
AGP	1x / 2x / 4x	1x / 2x	1x / 2x / 4x	1x / 2x / 4x	1x / 2x / 4x	1x / 2x / 4x / 8x

Notas: (a) overclocking até 200MHz (b) overclocking até 166MHz (c) overclocking até 250MHz

Figura 20-Chipset – Quadro Comparativo (chipsets recentes)

Factor Forma (Form Factor)

O factor “forma” de uma motherboard descreve a sua forma geral, em que tipo de caixas pode ser utilizada, que tipo de fontes de alimentação pode utilizar, e a sua organização física. A localização física dos componentes de uma motherboard afecta aspectos como a ventilação e a acessibilidade aos seus componentes. Os PCs mais antigos utilizavam a forma Advanced Technology (AT), que tinham 12” de largura. O tamanho destas motherboards colocava problemas, quer ao upgrading, quer à evolução da compactação. Em 1989 o formato Baby AT (BAT), um formato mais pequeno do formato AT, com 9”, foi introduzido.

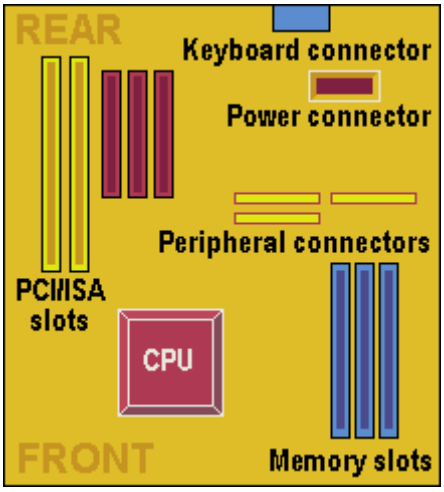


Figura 21- Formato Baby AT (BAT)

O formato LPX é uma variante do formato Baby-AT, utilizado em computadores de secretária de baixo perfil. É uma variante em desuso, com uma variedade de implementações proprietárias. Os slots de expansão estão colocados num suporte central, permitindo que as placas sejam colocadas na horizontal. No entanto, este arranjo torna difícil retirar a motherboard, e à maior complexidade de engenharia deste formato corresponde um acréscimo de custos. Apesar da colocação horizontal das placas permitir uma boa circulação de ar dentro da caixa, ventoinhas adicionais são geralmente necessárias.

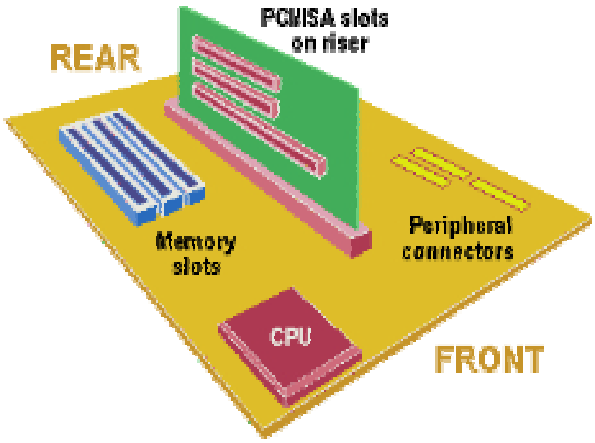


Figura 22- Formato LPX

Em 1996 a Intel introduziu o formato ATX (Advanced Technology Extension). A motherboard ATX emergui como solução para os problemas de design dos formatos anteriores. Este novo layout permite fácil acesso ao CPU, bem como a muitos outros componentes. O CPU e os sockets para SIMMs foram recolocados para longe dos slots de expansão, de forma a que todos os slots passaram a poder receber cartas “full length”. Mais funções de I/O foram integradas na motherboard, há mais espaço para os conectores. Também proporciona uma melhor ventilação que o layout LPX. O design ATX permitiu também a gestão de energia (ao estilo notebook) e o shutdown e power-up controlado por software. A maioria dos Computadores Pentium Pró utiliza este formato.

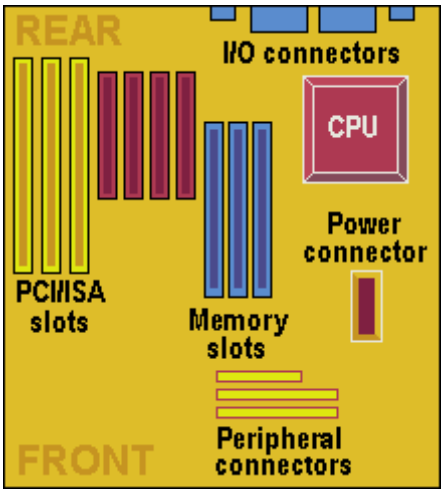


Figura 23 - Formato ATX

Em 1997 a Intel introduziu o layout NLX como um melhoramento ao formato LPX para sistemas de baixo perfil. A ênfase principal deste design era a facilidade de manutenção. Também permitiu a implementação de cartas AGP

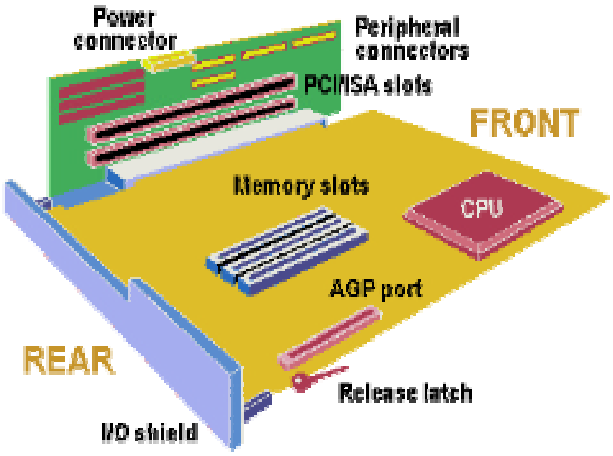


Figura 24 - Formato NLX

Introduzido no início da década de 1990, o formato Micro ATX, que como o nome sugere, era uma versão mais pequena do formato ATX. Estas motherboards foram desenhadas para computadores muito compactos e com baixo custo de consumo, com capacidades de expansão limitadas.

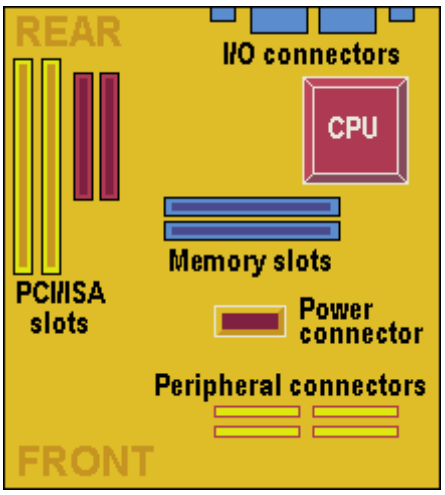


Figura 25 - Formato Micro-ATX

O formato FlexATX era uma evolução esperado do Micro-ATX. Lançado em 1999, tinha como objectivo os requerimentos da motherboard e não as exigências de todo o sistema. Este formato pretendia reduzir ainda mais o tamanho do formato ATX original, e é completamente compatível com as motherboards ATX e Micro-ATX.

Aguarda-se o aparecimento do formato **WTX**, desenhado principalmente para facilitar o arrefecimento do CPU e componentes.

O quadro seguinte sumariza a comparação de tamanhos entre os diversos formatos (form factors) e respectivas compatibilidades:

Tipo	Largura	Compr.	Computadores	Tipo de Caixa e de Fonte de Alimentação
Full AT	12"	11-13"	Computadores muito antigos	Full AT, Full Tower
Baby AT	8.5"	10-13"	PCs antigos	Todos, excepto Slimline, ATX
ATX	12"	9.6"	PCs recentes	ATX
Mini ATX	11.2"	8.2"	Newer PCs	ATX
LPX	9"	11-13"	PCs antigos	Slimline
Mini LPX	8-9"	10-11"	PCs antigos	Slimline
NLX	8-9"	10-13.6"	PCs recentes	Slimline

Figura 26-Comparação de tamanhos entre os diversos formatos

Outros componentes de uma Motherboard

Power Connector (s)

A motherboard tem um socket para ligar os cabos de alimentação provenientes da fonte de alimentação. As motherboards ATX (e unidades de alimentação) utilizam um único cabo de 20 condutores. Todas as outras utilizam um par de cabos de 6 condutores. Os cabos são ligados à motherboard de forma a que os condutores pretos (terra) fiquem juntos, no centro.

Este conector encontra-se junto ao fundo, no lad direito da motherboard, perto da fonte de alimentação.

Reguladores de Voltagem (Voltage Regulators)

Com o aparecimento de processadores e outros dispositivos que funcionam a diferentes voltagens (nos primeiros computadores todos os componentes funcionavam com os 5 V fornecidos pela fonte de alimentação) levou a que fosse necessário implementar um ou mais reguladores de voltagem nas motherboards mais recentes. Estes reguladores, reduzem a voltagem de 5 V para a voltagem tipicamente necessária pelos processadores: 3.3 V ou menos.

Os produtores de processadores, na sua luta para evitar que os seus chip derretam devido ao calor gerado pelos milhões de transístores que os compõem, incorporaram uma voltagem “dual”, ou esquema “split rail” nos seus desenhos mais recentes. Assim, são fornecidas duas correntes ao processador: a externa, tipicamente 3.3 V, enquanto a interna é menor, de 2.8 a 3.2 V. O regulador de voltagem (e os jumpers que o controlam) é responsável por gerar a voltagem correcta para o processador.

Em muitas motherboards o nível de arrefecimento do caixa do sistema é importante para garantir que os reguladores de voltagem são arrefecidos de forma satisfatória (o sobreaquecimento dos reguladores de voltagem pode levar a bloqueios do sistema e outros problemas).

Condensadores (Capacitors)

São componentes eléctricos passivos (como tal recebem pouca atenção) que são usados para filtrar e “smooth” sinais na motherboard. Recentemente é notório que muitos produtores de motherboards reduziram o número de capacitores ou utilizam outros, menores e mais baratos. Com o tempo este tipo de condensadores tendem a secar e a perder a sua eficácia, o que pode levar ao aparecimento de sinais não filtrados…causando problemas quase impossíveis de detectar e reduzindo o tempo de vida útil das motherboards.

Conectores de Teclado e Rato

O controlador de teclado faz o que o nome indica. Também controla a porta PS/2. E alguns PCs este controlador está integrado no controlador Super I/O, de forma que a motherboard não tem um chip separado com estas funções.

Bateria

O PC utiliza uma bateria de baixo custo para manter detrminada informação quando o computador é desligado, p.ex., os parâmetros da BIOS, a data e hora corrente, e as assignações de recursos para os sistemas Plug & Play.

Jumpers

Jumpers são pinos na motherboard, ou noutro dispositivo, que são utilizados para providenciar informação de configuração ao hardware. Um jumper simples consiste num par de pinos com um shunt rectangular que pode ser colocado em ambos os pinos (para os ligar, ou fechar – “short them together”). O hardware está programado para agir de uma forma quando quando o jumper esta fechado e de outra quando está aberto. Para algumas funções são utilizados grupos de jumpers. Os junpers são normalmente numerados JP1, JP2, etc.

Pin Connectors

A motherboard fornece vários conectores que estão ligados aos LEDs da caixa, indicadores e switches. São os seguintes:

• Power LED and Keylock Switch Reset Switch
• Turbo Switch
• Power Switch
• Turbo LED
• IDE/ATA Hard Disk Activity LED
• Speaker
• CPU Fan
• Suspend Mode LED

BIOS - ver documentação especifica

Alguns dos chipsets em uso actualmente

Triton 430FX
Triton 430VX
Triton 430HX
Triton 430TX
440LX
440EX
440BX
440BX

540NX
i810 AGPset
i820 chipset
i815 chipset
i850 chipset
i845 chipset
i845GE chipset
Intel E7205 chipset
i875P chipset
i865 chipset

Unidade de Processamento Central – CPU

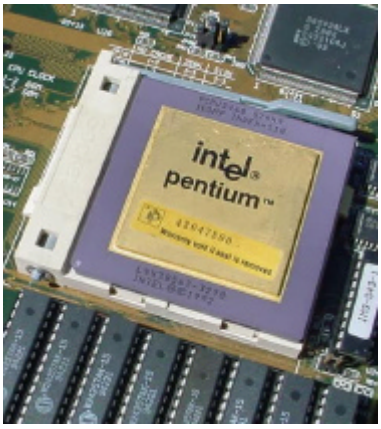


Figura 27-CPU

O processador, nome reduzido para microprocessador, também conhecido por CPU – Central Processing Unit (Unidade Central de Processamento), é o componente mais importante do PC. Funciona como o cérebro, controlando tudo dentro do computador. O processador está envolvido, directa ou indirectamente em todas as tarefas que são levadas a cabo pelo computador. É um dispositivo espantoso do ponto de vista tecnológico.

O processador é normalmente o integrado mais saliente (com maior destaque) na motherboard. Tem impresso sobre ele o tipo, p.ex., “486” ou “Pentium” bem como o logótipo do fabricante (pode também estar escondido sob a ventoinha, necessária ao seu arrefecimento enquanto em funcionamento).

Os Processadores desempenham um papel importante pelos seguintes aspectos:

- *Performance:* O processador é provavelmente o mais importante componente (considerado isoladamente) no desempenho do sistema. Os outros dispositivos apenas permitem ou não, que o processador atinja o seu pico máximo em termos de desempenho.
- *Software Support:* Novos e mais rápidos processadores permitem aos utilizadores a utilização do último grito em software, software que não poderia ser utilizado com os processadores mais antigos
- *Reliability and Stability:* A qualidade do processador é um factor que determina com que fiabilidade o sistema funcionará.
- *Energy Consumption and Cooling:* Incialmente os processadores consumiam menos energia do que outros componentes. Os novos processadores consumem uma quantidade considerável de energia. Este consumo de energia tem impacto em tudo, desde o arrefecimento até à fiabilidade do sistema.

- *Motherboard Support:* A escolha do processador é um dos principais factores a determinar o tipo de chipset a utilizar, e portanto, a escolha da motherboard.

A velocidade do processador é medida em megahertz (MHz) ou gigahertz (GHz), que é dado em ciclos por segundo. Os processadores também são descritos em termos do seu "data path", que descreve o volume de informação que pode viajar em paralelo de uma só vez. Os CPUs actuais, de 32 bits e 64 bits podem suportar um enorme volume de tráfego.

Os componentes principais do Processador

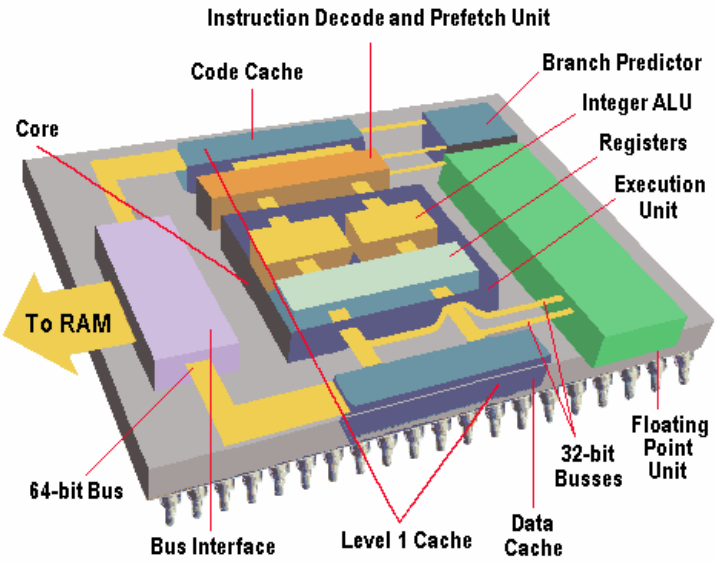


Figura 28-Arquitectura básica de um processador Pentium

Register

Utilizado com a fonte implícita e destino de uma operação (o registo não tem que ser especificado separadamente). Os processadores RISC por sua vez utilizam uma arquitectura "load/store"- para adicionar memória a um registo, esta tem que ser carregada primeiro num registo intermédio.

Cache

Pequena porção de memória que retem os dados acedidos mais recentemente, ou instruções, para que, caso sejam necessárias novamente, a cache as possa fornecer de forma transparente e mais rápida que a memória principal.

ALU (Arithmetic and Logic Unit)

A parte inteligente do chip do processador que executa comandos, tais como, adicionar, subtrair, multiplicar e dividir. Também sabe interpretar comandos lógicos, tais como OR, AND, NOT. Mensagens provenientes de unidade de

controlo instruem a ALU quanto ao que fazer, após o que vai buscar dados ao Register, e de seguida executa a tarefa.

O tamanho da palavra que a ALU pode manipular é habitualmente o mesmo estabelecido para o processador como um todo, enquanto os seus barramentos externos podem ser mais estreitos. Alguns processadores utilizam a ALU para cálculos sobre endereços (p.ex. incrementando o contador de programa), enquanto outros utilizam uma lógica separada.

FPU (Floating Point Unit)

Outra designação para co-processadore matemático (também chamados "numeric data processors" - NDPS). Normalmente integrados no CPU, os FPUs desempenham certo tipo de cálculos muito mais rápido que o processador porque são especilizados em cálculos com virgula flutuante, tais como adição, multiplicação, logaritmos, exponenciais, funções trignométricas e vários tipos de arredondamentos e detecção de erros, enquanto os CPUs estão mais vocacionados para cálculos com inteiros .

Control unit

A unidade de controlo, Control Unit, é uma das peças mais importantes do microprocessador, porque está encarregue de todo o processo. A unidade de controlo "busca" instruções da memória e descodifica-as para produzir sinais que controlam as outras partes do computador. Baseado em instruções do Decode Unit, cria sinais de controlo instruem a ALU e os Registers como operar, sobre o que operar, e o que fazer com o resultado. A unidade de controlo certifica-se de que tudo é feito no sitio certo, no momento correcto.

Como dito anteriormente, a Unidade Central de Processamento – CPU é o cérebro do computador. A sua função consiste em executar programas carregados na memória principal buscando as suas instruções, examinando-as, e executando-as uma após a outra.

O exemplo atrás descrito ilustra os princípios básicos de funcionamento de uma CPU de operação sequencial. Na verdade, nenhum processador é tão simples como o descrito. Como se terá certamente apercebido, a execução de uma instrução é composta por três grandes fases: a busca da instrução, a descodificação e a execução da instrução, e a preparação do endereço da próxima instrução do programa. Contudo, verifica-se que cada uma destas fases ainda pode ser decomposta em diversas subtarefas autónomas.

Os processadores actuais aproveitam este facto para processarem em simultâneo várias instruções. Assim, enquanto a instrução actual está a ser processada, o descodificador poderá já estar a preparar a descodificação da instrução seguinte. A organização do descodificador em subsecções lógicas permite que, em cada momento, todas as suas secções estejam a realizar trabalho útil. De outra forma teríamos um desaproveitamento significativo de recursos. A esta técnica é usual chamar-se *pipeline*.

Um outro aspecto que distingue os processadores actuais é o seu conjunto de instruções. Existem basicamente duas famílias: os processadores CISC (*Complex Instruction Set Computer*) e os processadores RISC (*Reduced Instruction Set Computer*).

Os processadores CISC caracterizam-se por permitirem executar várias dezenas ou centenas de instruções distintas, sendo muitas delas verdadeiros pequenos programas. Dada a complexidade destas instruções, é usual implementar a unidade de controlo, nomeadamente o seu descodificador, com base numa ROM, chamando aos programas aí residentes microcódigo.

Os processadores RISC implementam, regra geral, um conjunto de instruções bastante reduzido (poucas dezenas), o que permite que o descodificador seja implementado em lógica pura (circuitos básicos de lógica booleana). Este facto resulta em processadores bastante mais eficientes e capazes de funcionar a frequências de relógio bastante mais elevadas (geralmente os processadores RISC são aplicados em estações de trabalho).

Actualmente assiste-se a uma fusão de ambas as tecnologias. Por exemplo, o Pentium Pro da Intel é um processador CISC em que cada instrução complexa é internamente traduzida para um conjunto de instruções simplificadas que são executadas por tecnologia RISC. Deste modo, conseguiu-se manter as vantagens da arquitectura CISC, aproveitando, em simultâneo, as vantagens da arquitectura RISC.

O Pentium

A Intel trouxe o PC para o patamar do 64bits com o processador Pentium em 1993 (o Pentium manteve o barramento de endereços de 32bits vindo do 80486, mas dobrou o barramento de dados para 64 bits). Este processador tem 3.3 milhões de transistors e executa 100 milhões de instruções por segundo (MIPS).

Este processador era totalmente compatível com os seus antecessores, mas introduziu novas características tais como algumas semelhanças com os processadores RISC e alguma arquitectura **dual pipelined** ou **superscalar** para processamento concurrencial (em simultâneo) de várias instruções. Incluíam caches, pipelining, fetching antecipado, etc.

O processador Pentium permitiu uma melhor manipulação de dados “do mundo real”, como voz, som, escrita manual e imagem.

Versões posteriores incluíam tecnologia MMX (inicialmente acrónimo de MultiMedia eXtension, e mais tarde revelado pela Intel como acrónimo de Matrix Math eXtension), desenhada especificamente para o processamento mais eficiente de vídeo, áudio e imagem.

O Pentium Pro foi o novo processador P6 e incluía uma segunda memória cache integrada e muito mais (e mais avançadas) características RISC.

O processador Pentium II continha um chip de memoria cache de alta velocidade numa inovadora “cartridge” SEC – Single Edge Contact, que se conectava à motherboard através de um simples conector, em oposição à ligação por múltiplos pinos.

O muito caro processador Pentium II Xeon teve como objectivo o mercado de servidores e incorpora um chip extra de memória cache.

O Outono de 1999 assitiu ao aparecimento do Coppermine, uma versão melhorado do Pentium III. O chip inclui 256Kb de memória cache L2 que funciona à velocidade do processador.

Pentium IV

Ao contrário do Pentium II, Pentium III e dos vários Celerons, este processador não herdou nada do desenho do Pentium Pró, e é completamente novo, de raiz. Naõ se pode dizer que tenha aparecido prematuramente, pois tinham-se passado cinco anos desde o aparecimento do último novo processador da família x86. A mania da Intel para operações de cosmética, como mudança de nome, pode apenas obscurecer o facto de tanto o Pentium II/III, Celeron e Xeon serem apenas variações do P6 (Pentium Pró) e não chips completamente novos.

Figura 29-Pentium IV

De facto, o Pentium IV não melhora o desenho do P6 em nenhum dos dois pontos críticos em termos de performance: velocidade de processamento de inteiros ou virgula-flutuante. Na realidade a 1.5 GHz o Pentium IV não consegue ser superior ao Pentium III a 1000 MHz.

Este aparente contrasenso (investir 6 anos no desenvolvimento de um processador e milhões de dólares que não é mais rápido que o desenho já com seis anos, é maior, é mais caro e mais lento?) é um contrasenso com método.

O Pentium IV sacrifica a performance (medida pelos parâmetros antigos) de forma a obter ganhos em: velocidade de relógio e SSE performance. Embora

faça menos por ciclo de relógio que o Pentium III, o seu crescimento previsto para o aumento da velocidade (1.5 GHz de inicio, 2GHz um ano após e 3 a 4 Ghz neste momento) e maior ciclo significa mais rápido…

A outra razão para o design extraordinário do P4 é a performance SIMD - ***Single Instruction Multiple Data***.

Memórias RAM e SRAM

- Introdução
- Memoria Cache
- Memoria Principal – RAM assíncrona
- Memoria Principal – RAM síncrona

Memórias

Introdução

A memória é um dispositivo destinado a armazenar dados para uso de um outro dispositivo, como por exemplo, um computador. A maioria dos dispositivos de memória representa os dados de forma binária, com 0's e 1's. Num computador, estes números correspondem aos estados "ligado" e "desligado" do circuito eletrônico. Cada dígito binário é chamado *bit*, que é a unidade básica de memória num computador. Um grupo de oito bits é denominado *byte*, e pode representar números decimais de 0 a 255.

Os primeiros computadores por volta do ano 1940 e início de 1950 usavam tubos de raios catódicos, similares aos tubos de televisão, para armazenar dados. A cobertura fosforescente num CRT (do inglês *Cathode Ray Tube*) permanece acesa por um curto período depois que um feixe de elétrons a atinge. Desta maneira, um padrão de pontos poderia ser escrito num CRT, representando 1's e 0's, e poderiam então ser lidos antes que apagassem. Um tubo usado para armazenamento de dados tinha de sofrer *refresh*, ou seja, os dados tinham de ser lidos antes que a luminosidade se perdesse e então regravados, para que se mantivessem íntegros. Um CRT típico mantinha 128 bytes, e a memória completa de um computador típico ficava na faixa de 4 Kbytes.

Por volta de 1950, a IBM desenvolveu as memórias de núcleo magnético, ou *magnetic core memory*. Estas memórias consistiam de pequenos anéis de material magnético costurados em malhas de fios finos. Quando o computador enviava uma corrente através de um par de fios, o anel na interseção destes fios magnetizava-se no sentido dos ponteiros do relógio ou no sentido inverso (correspondendo, pois, a um 0 ou a um 1), dependendo do sentido da corrente. A memória magnética foi usada durante 1960 até a década de 1970.

O próximo passo do desenvolvimento de memórias veio com a introdução dos circuitos integrados, que permitiam a colocação de múltiplos transístores num só chip. Cientistas desenvolveram a primeira memória deste tipo ao construir um supercomputador experimental chamado Illiac-IV no final da década de 1960. Estas memórias, baseadas em semicondutores, rapidamente superaram as memórias magnéticas.

Memória Principal

Chamamos memória principal ao dispositivo utilizado por um computador para reter o programa em execução e os seus dados. Num computador a memoria principal é constituída por circuitos integrados de acesso aleatório. Há vários tipos de memória, que se distinguem pelo seu tempo de acesso, capacidade de armazenamento, custo e taxa de mudança do estado que contêm. Os registos do CPU são rápidos, poucos, caros e, tipicamente, alteram o seu estado após a execução de um ciclo pequeno de instruções máquina. Há outros tipos, como cache, PROM, disco magnéticos (que podem ser utilizados para memoria virtual) e tapes magnéticas.

Vamos referir-nos à memoria principal como aquela que retem os programas em execução. Devido às exigências crescentes de um cada vez mais poderoso software, as exigências colocadas à memória principal cresceram a um ritmo impressionante nos últimos anos. Os computadores têm cada vez mais memória que os primeiros PCs, e isto tem impacto na arquitectura do computador. Armazenar e ler de grandes blocos de memória é mais lento do que ler de pequenos blocos. A RAM é uma fonte de dados não permanente, mas é a área da memória principal acedida pelo disco rígido. Age, se é permitido dizê-lo, como um entreposto entre o disco rígido e o CPU. Quanto mais dados for possível disponibilizar na RAM tanto mais rápido o processador executará.

A memória principal está conectada ao processador através do barramento de endereços e do barramento de dados. A largura dos barramentos determina quantos endereços de memória podem ser acedidos e a largura do barramento de dados quanto informação pode ser armazenada em cada localização. De cada vez que um bit é adicionado ao barramento de endereços o numero de endereços a que é possível aceder duplica. Todos os processadores Intel a partir do 386 têm um barramento de endereços de 32 bits que lhes permite endereçar até 4 GB de memória. Os processadores modernos tem barramentos de dados de 64 bits, pelo que podem aceder a 8 bytes de dados de cada vez.

Memória Cache

Pequena porção de memória, rápida, que contém a informação acedida recentemente, desenhada para aumentar a velocidade a acessos posteriores à mesma informação. Geralmente aplicada ao acesso processador-memória, mas também utilizada para armazenar cópias de informação acedida através de rede, etc.

Quando a informação é lida de, ou escrita na memória principal, é também guardada uma cópia na cache, juntamente com os endereços de memória associados. A cache monitoriza os endereços de leituras posteriores para verificar se os dados requeridos se encontram já na cache. Se está (cache hit) então os dados são devolvidos imediatamente e a leitura à RAM é abortada (ou não iniciada). Se os dados não estão na cache (cache miss)

então a operação de fetch (busca) à memória é executada e também é guardada na cache. Estas operações dependem do tamanho da cache mas dependem principalmente do tamanho relativo da cache em relação à memória principal. O tamanho é limitado pelo custo de chips de memória rápidos…

Há dois tipos, ou níveis, de cache:

Primary cache (L1 cache, level one cache)

Uma pequena, rápida memória cache dentro ou próximo do CPU. Por exemplo, a maioria dos processadores Pentium tem um chip de 16 KB cache nível 1 que consiste numa cache de 8 KB para instruções e 8 KB para dados,

Secondary cache ("Second level cache", "level two cache", "L2 cache")

Maior, mais lenta que a cache primária e a memória principal. Enquanto a cache principal está normalmente no mesmo integrado do CPU a cache secundária esta normalmente conectada ao CPU através do seu barramento externo.

Memória (asynchronous)

Operação assíncrona

Uma operação assíncrona é aquela em que e necessário um período de tempo mínimo para nos assegurarmos que a operação foi concluída. Cada uma das operações internas de um chip assíncrono de memoria DRAM têm estabelecido um tempo mínimo para execução, de forma a que, se ocorre um ciclo de relógio antes desse tempo mínimo se esgotar, tem de ocorrer outro ciclo de relógio antes que a próxima operação se possa iniciar.

Modo de operação da memória DRAM (Dynamic Random Access Memory)

Uma memória DRAM pode ser vista como uma tabela de células (formada por n linhas e m colunas). Estas células são formadas por condensadores e contêm um ou mais bits de dados, dependendo da configuração do chip. Esta tabela é endereçada através dos descodificadores de linha e coluna, que por sua vez recebem os seus sinais dos geradores de impulso de relógio RAS (Row Address Select) e CAS (Column Address Select). Os endereços de colunas e linhas são multiplexados em buffers de endereços de colunas e linhas. Transístores de acesso, chamados “sense amps” estão conectados a cada coluna e são responsáveis pelas operações de restauro do estado do chip. Como as células são transístores que descarregam em cada operação de leitura, os “sense amps” têm de restaurar os dados armazenados antes do fim do ciclo de acesso.

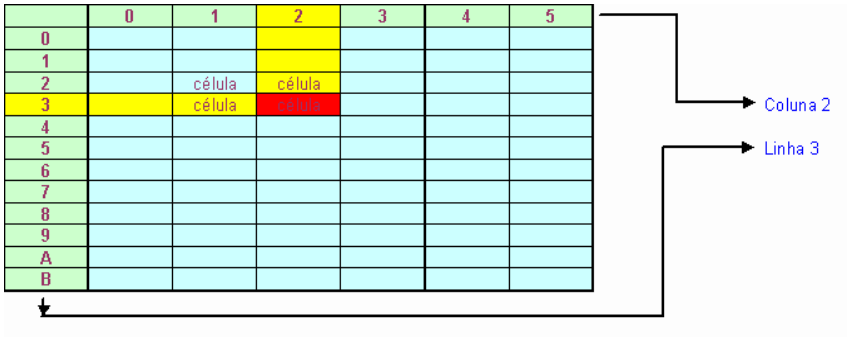
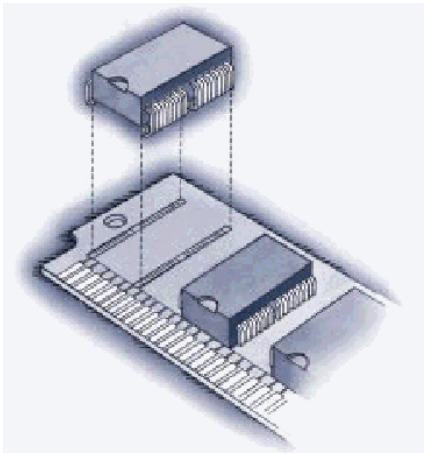


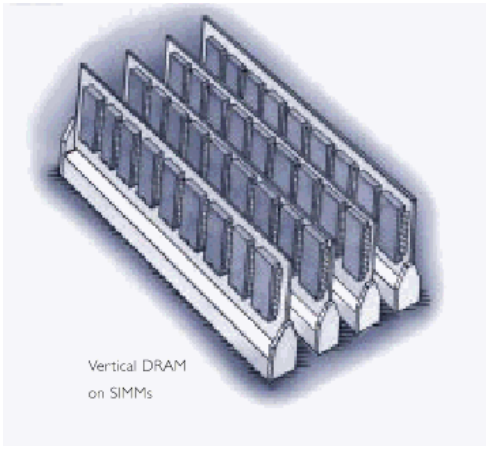
Figura 30-Acesso a célula de memória por linha e coluna.

Na figura anterior, a coluna 2 e a linha 3 estão seleccionadas, permitindo acesso à célula na interseção

Os transístores utilizados nas células tendem a perder a sua carga e portanto requerem um ciclo de refresh, ou o seu conteúdo será perdido. Um controlador de refresh determina o tempo entre os ciclos de refresh e um contador de refresh garante que todas as linhas da tabela são “restauradas”. Claro que isto tem impacto na performance do sistema, uma vez que alguns ciclos são utilizados nestas operações.

Um acesso típico à memória pode ser descrito da seguinte forma: em primeiro lugar os bits conteúdo o endereço da linha são colocados nos pinos de endereçamento (row address setup). Quando o sinal RAS cai, activa os “sense amps” o que faz com que o endereço da linha seja fechado no buffer (row address buffer). Quando o sinal RAS estabiliza o endereço da linha é transferido para os “sense amps”. Em seguida o endereço da coluna é preparado e fechado no buffer (column address buffer) quando o sinal CAS cai, altura em que o buffer de output é activado. Quando o CAS estabiliza o sense amps selecionado alimenta o buffer de output com os dados.





Page Mode Access

Implementado alguns modos especiais de acesso é possível eliminar algumas das operações internas. O sinal RAS pode ser mantido activo de forma a que uma página inteira de dados seja mantida nos sense amps. Novos endereços de colunas podem ser incluídos no mesmo ciclo apenas mantendo o ciclo CAS, uma vez que o "row address setup" e "hold times" descritos anteriormente foram eliminados, leituras aleatórias muito mais rápidas são possíveis.

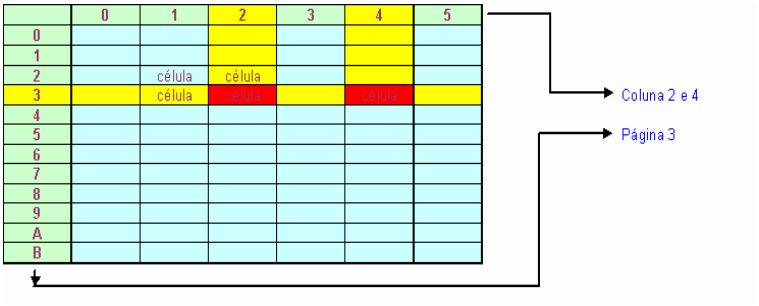


Figura 31-Acesso em modo página

Acesso em modo página: toda uma linha é selecionada e assim permanece, enquanto as colunas vão sendo selecionadas conforme necessário**.**

Fast Page Mode

Esta implementação elimina o tempo de preparação do endereço da coluna durante o ciclo de pagina (page cyclo) activando o buffer de endereço de column na parte descendente do sinal RAS (em vez de no CAS). Como RAS permanece "baixo" durante todo o ciclo de página, age como um flip-flop (latch) invisível quando CAS está "alto" e permite que o setup do endereço ocorra assim que o endereço da coluna é válido, em vez de esperar que o sinal CAS "desça".

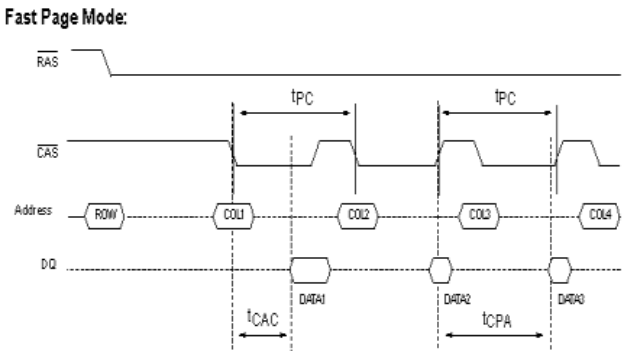


Figura 32-Fast Page Mode

Obtem-se também uma redução no consumo, principalmente porque "sense" e "restore current" não são necessários durante o page mode Access. Os buffers de output são desligados quando o CAS fica "alto". O tempo mínimo de ciclo é de 5ns para que o buffer de output vá a "off", o que significa que são adicionados pelo menos 5ns ao ciclo total.

EDO (Extended Data Outpout) or Hyperpage RAM

EDO já não desliga os buffers de output na subida do sinal CAS. Em essência, isto elimina o tempo de pré-carregamento da coluna enquanto faz o "latching" os dados para a saída (latching pode ser entendido como o "agarrar" de forma a ligar permitir comunicação). Isto permite que o tempo mínimo para o sinal de CAS ficar "baixo" seja reduzido e que o pico de subida possa acontecer antes. Tipicamente refrescada a 70ns, os 60ns tornaram-se standard.

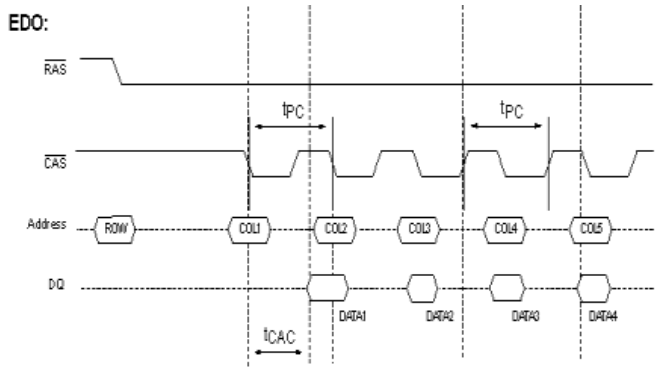


Figura 33-EDO

Parity Memory

A verificação de paridade, que podemos encontrar no chips SIMM, refere-se à forma como o computador se assegura que os dados armazenados não estão corrompidos. SIMM sem paridade utilizam 8 bits para armazenar cada byte de dados, enquanto SIMM com verificação de paridade dedicam um bit adicional, o nono, especificamente para detecção de erros. A verificação de paridade encontra-se principalmente em máquinas antigas, uma vez que os novos chips RAM são mais fiáveis, tornando a verificação de paridade desnecessária.

SIP – Single In-line Package

Contêm um banco completo de RAM e era o primeiro tipo de momória utilizado em PCs.

30 pin SIMMs - Single In-line Memory Module

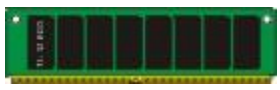


Figura 34-SIMM

Também contém um banco completo. Os primeiros SIMM e SIP tinham 30 contactos/pinos. Capacidades eram de 256Kb, 512Kb, 1Mb, 2Mb e 4Mb.

O ciclo de refresh era de 80ns ou mais lento, antes de os 70ns se tornare comuns, em duas formas

- 9-chip SIMM: 9 chips com 1 bit de largura
- 3-chip SIMM: 2 chips de 4 bits de largura e 1 chip de 1 bit de largura ou 3 chips de 3 bits de largura

Se o correcto refresh for utilizado, SIMMs com diferente numero de e diferentes velocidades podem ser utilizados em conjunto.

SIMM de 72 pinos eram utilizados principalmente em computadores pessoais com 486 e superior.

Capacidades disponiveis: 1, 2, 4, 8, 16, 32 e (raro e muito caro) 64 Mbytes.

Eram de largura 32 bits e 4 bits de paridade. 4 Pinos eram assignados para detecção de velocidade.

MEMÓRIA (synchronous)

Modo de Operação Síncrono (Synchronous Operation)

Assim que se tornou evidente que a velocidade do barramento teria que ser superior a 66Mhz, os designers das memórias DRAM tiveram que descobrir forma de ultrapassar os assuntos de latência ainda existentes. Implementando uma interface síncrona conseguiram fazer isto e obter algumas vantagens adicionais.

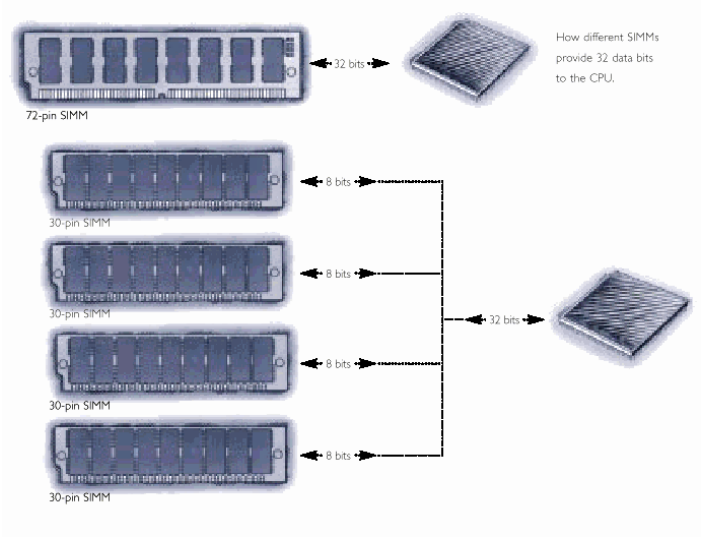


Figura 35-SIMM

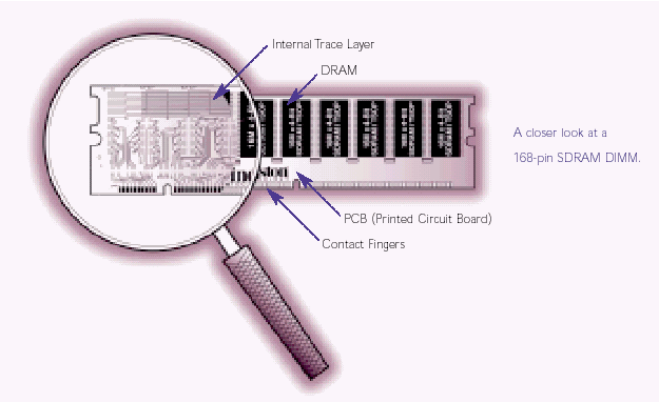


Figura 36-DRAM

Com uma interface assíncrona, o processador tem de esperar (em idle) que a DRAM complete as suas operações internas, o que tipicamente leva cerca de 60ns. Com um controlo síncrono a DRAM obtem informação do processador sob o relógio do sistema.

Outra vantagem é a de que o relógio de sistema é o único que é necessário providenciar à DRAM, eliminando a necessidade de múltiplos sinais de clock. Os sinais de controlo, endereço e dados não necessitam da supervisão e controlo do processador. Todas as DRAM como uma interface síncrona são conhecidas genericamente por SDRAM.

DIMM (Dual In-line Memory Module)
Modulo de memória de 64 bit com 168 contactos. Quando instalada aos pares, DIMMs suportam “interleaved memory”, com endereçamento de dados de 128-bit.

SDRAM (Synchronous DRAM)
DIMMs com 186 pinos, com sincronismo com os barramentos do processador.

A velocidade dos chips SDRAM é medida em MHz, em vez de nanosegundos (ns) de forma a haver um denominador comum entre a velocidade do barramento e a velocidade do chip. Esta velocidade é obtida dividindo 1 segundo (1 bilião de ns) pela velocidade de “output” do chip. (De salientar que, internamente, todas as DRAM funcionam de forma muito semelhante e a maoria dos ganhos em performance são obtidos “escondendo” as operações internas de várias formas…)

Originalmente disponível para barramentos de memoria a 66Mhz, mais tarde substituído pela versão a 100Mhz lançada por volta de Maio 1998 para utilização no chipset Intel BXe a ultima, a 133Mhz, utilizada com o chipset Camino e chipsets VIA.

PC100 SDRAM num sistema a 100Mhz (ou mais rápido) permite um aumento de performance em sistemas com Socket 7de 10% a 15%, uma vez

que a cache L2 funciona à velocidade do barramento de sistema. Nos Pentium II o aumento de performance não é tão notório, porque a cache L2 funciona a ½ da velocidade do processador.

PC133 (133Mhz) SDRAM é capaz de velocidades de transferência até 1.6GBps.

SDRAM DDR ou SDRAM II

Uma limitação das SDRAM's JEDEC (*Joint Electronics Device Engineering Council*) é que o limite teórico para o design é de 125MHz, apesar de que avanços tecnológicos podem permitir até 133MHz. É óbvio que a velocidade do bus de memória precisa crescer além disso, de modo que a largura de banda de memória fique em sintonia com futuras CPU's. Há vários "padrões" competindo no horizonte e são promissores, entretanto a maioria deles requer pinagens específicas, menores tamanhos de bus, ou outros requerimentos. A curto prazo, a SDRAM DDR (Double Data Rate ou Razão Dupla de Dados) parece bastante razoável. Essencialmente, este design permite a ocorrência de ativação de operações de saída no chip de memória tanto na subida quanto na descida de sinal de clock. Atualmente, só na subida do sinal de clock é que um evento pode ocorrer, por conseguinte a SDRAM DDR pode efetivamente dobrar a velocidade de operação para até pelo menos 200MHz.

ESDRAM ou Enhanced SDRAM

De modo a superar alguns problemas com a latência inerente a módulos DRAM, vários fabricantes incluíram uma pequena quantidade de memória SRAM (Static RAM) diretamente no chip, efetivamente criando uma cache interna ao chip DRAM. Um destes designs que estão ganhando atenção no mercado é a ESDRAM da Ramtron International Corporation.

A ESDRAM é essencialmente uma SDRAM com uma pequena cache embutida, permitindo menores tempos de latência e operações burst de até 200MHz. Assim como a cache externa do sistema, esta cache embutida no módulo tem como objetivo armazenar os dados mais freqüentemente usados, de modo a minimizar o acesso à DRAM, que é mais lenta. Uma das vantagens deste chip interno de SRAM é que um barramento mais largo pode ser usado entre a SRAM e a DRAM, efetivamente aumentando a largura de banda e melhorando a velocidade, mesmo que haja uma "perda" (dado não encontrado) na cache.

Protocol-based DRAM

Todas as SDRAM já discutidas têm linhas separadas de controlo, endereço e dados que limitam a velocidade pela qual podem operar com a tecnologia corrente. A fim de superar essa limitação, muitos designs implementam todos esses sinais no mesmo barramento. Isso é feito através de protocolos de comunicação, donde vem o nome Protocol Based DRAM's. Os dois protocolos

mais importantes são SyncLink DRAM (ou SLDRAM) e Direct Rambus DRAM (DRDRAM), da Rambus, Inc.

DRDRAM (Direct Rambus DRAM)

É uma arquitectura totalmente nova para as memórias RAM, completada com “bus mastering” e um novo canal, o Canal Rambus (Rambus Channel) entre os dispositivos de memória (Rambus Channel Slaves). À partida parece uma solução muito rápida devido à sua elevada velocidade de operação (até 800Mhz). Na realidade, contudo, este formato é apenas 2 vezes mais rápido que as SDRAM usuais, devido à menor largura do barramento (16bits vs 64bits).

Um canal DIrect Rambus inclui um controlador e um ou mais Direct RDRAMs ligados através de um barramento comum, que também pode conectar outros dispositivos como microprocessadores, etc. O controlador está colocado num extremo e as RDRAMs estão distribuídas ao longo do barramento. O barramento, de largura 2 bytes usa um numero pequeno de sinais de velocidade muito alta para transportar toda a informação (endereços, dados, controlo), até 800Mhz. A técnica de sinalização é chamada Rambus Signaling Logic.

A esta velocidade cada canal é capaz de velocidades de transferência até 1.6GBps, e múltiplos canais podem ser utilizados em paralelo para conseguir atingir 6.4GBps.Esta arquitectura é capaz de operar à velocidade do barramento de sistema até 133Mhz.

RIMM

RIMM é a marca comercial para um módulo de memória Direct Rambus. RIMM’s parecem-se com as DIMM’s, mas têm diferentes números de pinos. Os módulos RIMM transferem dados em blocos de 16 bits. O acesso e transferência mais rápidos geram mais calor; uma película de alumínio, chamada heat spreader, recobre o módulo RIMM a fim de proteger os chips de superaquecimento.

Memórias ROM and Static

ROM (Read Only Memory)

Um tipo de dispositivo de armazenamento que é produzido com um conteúdo fixo. EM termos mais gerais pode referir-se a dispositivos de armazenamento cujo conteúdo não pode ser alterado, no entanto é mais aplicado a circuitos de memória integrados (de que há vários tipos)

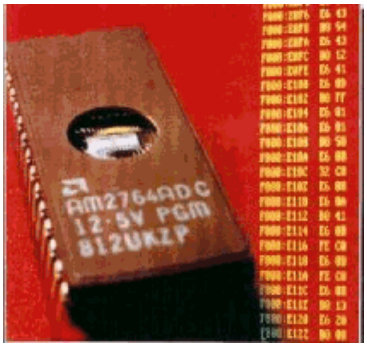
ROM é por definição não volátil, retêm o seu conteúdo mesmo quando o computador é desligado, em contraste com a RAM.

É muitas vezes utilizada para armazenar programas em sistemas embutidos, uma vez que estes servem um propósito fixo. É também usada para

armazenar o software de mais baixo nível de boot (firmware) em computadores,

PROM (Programmable Read Only Memory)
Tipo de memória ROM que pode ser escrita utilizando um programador PROM. Esta memória pode ser (re)gravada uma vez. A gravação é feita queimando fusíveis, é portanto um processo irreversível. A programação é feita aplicando impulsos de voltagem muito superior aos encontrados numa situação de funcionamento normal.

EPROM (Erasable Programmable Read Only Memory)
Pode ser apagada por exposição a luz ultravioleta.



(a)

(b)

Figura 37-(a) EPROM, onde pode-se ver a janela para irradiação ultravioleta. (b) Apagador de EPROM.

EEPROM é uma ROM programável pelo utilizador e que pode ser apagada e reprogramada repetidamente através da aplicação de uma tensão mais elevada que a tensão normal de operação. Diferentemente das EPROM's, as EEPROM's não precisam ser removidas do equipamento ou computador para ser modificadas. Entretanto, o apagamento e reprogramação tem de ser feito para todo o conteúdo da EEPROM, e não seletivamente. O processo de apagamento e reprogramação tem um número limitado, tipicamente da ordem de dezenas ou centenas de milhares de vezes, ao fim do qual a EEPROM chega ao fim de sua vida útil e deve ser substituída.

STATIC RAM
Memórias em que cada bit é armazenado num flip-flop, normalmente constituído por um par de inversores cruzados. É chamada estática porque retêm um valor armazenado enquanto for alimentada por corrente, ao contrário da DRAM que necessita um impulso de refresh a intervalos regulares. Ao contrário da ROM perde o seu conteúdo se deixar de ser alimentada pela corrente. A memória SRAM é geralmente mais rápida que a DRAM, mas como cada bit exige alguns transístores (cerca de 6) para um mesmo tamanho a capacidade da SRAM é menor (menos bits para uma mesma área). O custo

por bit é superior ao da DRAM e é utilizada para os componentes mais críticos em termos de desempenho (p.ex. a memória cache).

Memória Flash ou Flash RAM

A memória Flash é um tipo de memória não-volátil (por ser constantemente alimentada por uma bateria), que pode ser apagada e regravada em unidades de memória chamadas blocos. É uma variação da EEPROM que, de modo diferente da memória Flash, é apagada e reescrita byte por byte, um processo mais lento que o feito em blocos. A memória Flash usa tensões usuais de um computador para apagamento e reprogramação.

A memória Flash é largamente usada para conter códigos de controlo ou sistemas operativos dedicados, como a BIOS de um computador, o programa de controlo de um telemovel, câmeras digitais, receptores de satélite domésticos, controladores embutidos, adaptadores de vídeo e outros dispositivos. O uso da memória Flash nestes dispositivos permite a atualização dos programas de controlo de maneira fácil, o que traz extrema vantagem de custo e tecnologia. Todo um programa de controlo de um telemóvel pode ser atualizado e funções novas serem adicionadas, sem que a parte física precise ser modificada, o mesmo acontecendo com as BIOS de computadores. Quando estes códigos precisam ser regravados, a memória Flash pode ser reescrita em blocos, facilitando a atualização. Esta característica torna-a inadequada como memória de acesso randômico (RAM), porque a RAM precisa poder ser endereçada byte a byte.